



# VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ

BRNO UNIVERSITY OF TECHNOLOGY

## FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH TECHNOLOGIÍ

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION

## ÚSTAV RADIOELEKTRONIKY

DEPARTMENT OF RADIO ELECTRONICS

## SÍŤOVÁ KOMUNIKACE PO NAPÁJECÍM VEDENÍ

POWER-LINE NETWORK COMMUNICATION

### SEMESTRÁLNÍ PRÁCE

SEMESTRAL THESIS

### AUTOR PRÁCE

AUTHOR

Bc. Ján Sláčík

### VEDOUCÍ PRÁCE

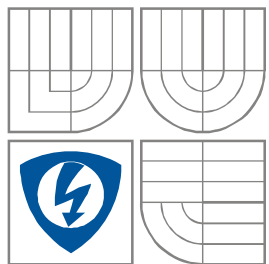
SUPERVISOR

prof. Dr. Ing. Zdeněk Kolka

BRNO 2016



VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ  
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH  
TECHNOLOGIÍ  
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION  
DEPARTMENT OF RADIO ELECTRONICS

# SÍŤOVÁ KOMUNIKACE PO NAPÁJECÍM VEDENÍ

POWER-LINE NETWORK COMMUNICATION

DIPLOMOVÁ PRÁCE  
MASTER'S THESIS

AUTOR PRÁCE  
AUTHOR

Bc. Ján Sláčík

VEDOUCÍ PRÁCE prof. Dr. Ing. Zdeněk Kolka  
SUPERVISOR

BRNO, 2016

# Diplomová práce

magisterský navazující studijní obor **Elektronika a sdělovací technika**

Ústav radioelektroniky

**Student:** Bc. Ján Sláčík

**ID:** 147640

**Ročník:** 2

**Akademický rok:** 2015/16

**NÁZEV TÉMATU:**

## Síťová komunikace po napájecím vedení

### POKYNY PRO VYPRACOVÁNÍ:

Prostudujte standardy a dostupné integrované obvody pro realizaci linkové a síťové vrstvy pro komunikaci po napájecím vedení v pásmu CENELEC. Vyberte vhodnou čipovou sestavu pro vytvoření sítě s alespoň 16 uzly s možností šifrování přenášených dat. Zaměřte se na dosažení robustní komunikace při zhoršených podmínkách v důsledku rušení od připojených spotřebičů. Navrhněte ověřovací sestavu pro propojení centrální jednotky s grafickým ovládáním s periferními moduly pro domácí automatizaci.

Navrhněte obvodové zapojení modulů, plošné spoje a sestavu realizujte. Provedte měření dosažených parametrů v reálné síti.

### DOPORUČENÁ LITERATURA:

[1] NASSAR, M.; LIN, J.; MORTAZAVI, Y.; DABAK, A.; KIM, I.H.; EVANS, B.L. Local Utility Powerline Communications in the 3-500 kHz Band: Channel Impairments, Noise, and Standards, IEEE Signal Processing Magazine, vol. 29, no. 5, pp. 116 – 127.

[2] MLYNEK, P., KOUTNY, M., MISUREC, J., KOLKA, Z. Measurements and evaluation of PLC modem with G3 and PRIME standards for Street Lighting Control. In Proc. of 18th IEEE International Symposium on Power Line Communications and its Applications (ISPLC), 2014, pp.238-243.

**Termín zadání:** 8.2.2016

**Termín odevzdání:** 19.5.2016

**Vedoucí práce:** prof. Dr. Ing. Zdeněk Kolka

**Konzultant diplomové práce:**

**doc. Ing. Tomáš Kratochvíl, Ph.D., předseda oborové rady**

### UPOZORNĚNÍ:

Autor diplomové práce nesmí při vytváření diplomové práce porušit autorská práva třetích osob, zejména nesmí zasahovat nedovoleným způsobem do cizích autorských práv osobnostních a musí si být plně vědom následků porušení ustanovení § 11 a následujících autorského zákona č. 121/2000 Sb., včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č.40/2009 Sb.

## **ABSTRAKT**

Diplomová práce pojednává o PLC technologii, možnostech realizace PLC sítě na bázi různých standardů, použitím komerčně dostupných integrovaných obvodů. Popisuje zásady pro vybudování PLC sítě, která splňující podmínky Evropského standardu CENELEC. Je popsán koncepční návrh systému, který má sloužit jako automatizovaný systém pro inteligentní řízení spotřebičů. Jsou zvoleny komponenty pro realizaci a následně je představeno konkrétní řešení a realizace PLC sítě. V rámci práce jsou pak další části, které vzájemně realizují koncept uvedeného systému. Práce obsahuje hardwarovou i softwarovou realizaci a popis možností realizovaného systému.

## **KLÍČOVÁ SLOVA**

Power-line komunikace, automatizovaný systém, PLC síť, ST7580, STM32

## **ABSTRACT**

The master's thesis is dealing with PLC technology and its modern realization based on several types of standards by using commercially available integrated circuits. This project also describes fundamentals and prerequisites for building the PLC network fulfilling the European standard CENELEC. The work further describes designed system concept, which serves as the automated system for the appliances connected to an electrical network. Components are selected for implementation and then is introduced concrete solution and implementation power-line network. Within the work are then other parts, that together form a system concept. Work includes the hardware and software implementation and a description of the options implemented system.

## **KEYWORDS**

Power-line communication, automation system, PLC network, ST7580, STM32

SLÁČIK, j. Síťová komunikace po napájecím vedení. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií, Ústav radioelektroniky, 2016. 54 s., 14 s. příloh. Diplomová práce. Vedoucí práce: prof. Dr. Ing. Zdeněk Kolka

# PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma Sít'ová komunikace po napájecím vedení jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne .....

.....

(podpis autora)

# PODĚKOVÁNÍ

Tímto bych rád poděkoval svému vedoucímu diplomové práce za jeho vedení a metodické rady na konzultacích k tomuto projektu

Experimentální část této diplomové práce byla realizována na výzkumné infrastruktuře  
vybudované v rámci projektu CZ.1.05/2.1.00/03.0072

**Centrum senzorických, informačních a komunikačních systémů (SIX)**  
operačního programu Výzkum a vývoj pro inovace.

# OBSAH

<b>1</b>	<b>Komunikace po elektrickém vedení</b>	<b>2</b>
1.1	Technologie PLC .....	2
1.2	Standardy pro úzkopásmovou komunikaci .....	4
1.3	Přehled dostupných obvodů .....	6
<b>2</b>	<b>Rozbor zadání</b>	<b>10</b>
2.1	Hlavní části systému .....	10
<b>3</b>	<b>Výběr komponentů</b>	<b>13</b>
3.1	Centrální jednotka .....	13
<b>4</b>	<b>Testovací sestava s ST7580</b>	<b>15</b>
4.1	SoC ST7580 .....	15
4.2	EVALST7580-1 .....	18
4.3	STM32F0Discovery .....	19
<b>5</b>	<b>Popis komunikace ST7580 s okolím</b>	<b>21</b>
5.1	Rámcová lokální komunikace .....	22
5.2	Příklad sestavení rámce .....	26
5.3	Ukázka reálné komunikace s čipem ST7580 .....	28
<b>6</b>	<b>Návrh a realizace hardware</b>	<b>29</b>
6.1	Schémata zapojení .....	29
6.2	Desky plošných spojů .....	32
<b>7</b>	<b>Firmware pro master a slave</b>	<b>34</b>
7.1	Popis firmware .....	34
<b>8</b>	<b>Návrh a realizace serveru</b>	<b>40</b>
8.1	Webový server .....	40
8.2	Popis funkce webu .....	42
<b>9</b>	<b>Aplikace pro měření</b>	<b>47</b>
9.1	Měření PER a odezvy .....	47
9.2	Shrnutí dosažených výsledků .....	50
<b>10</b>	<b>Závěr</b>	<b>51</b>



A.1	Vyrobená zařízení.....	55
A.2	Testovací zapojení.....	56
B.1	Schéma MCU.....	57
B.2	Schéma PLC modulu .....	58
B.3	Schéma analogové části.....	59
B.4	Schéma napájecí části.....	60
B.5	Seznam konektorů.....	61
C.1	Plošné spoje základní deska – BOTTOM.....	63
C.2	Plošné spoje – PLC modul.....	64
C.3	Plošné spoje – analog modul .....	65
D.1	Osazovací plán PLC modul, Analog modul.....	67
D.2	Kompletní návrh DPS .....	68
D.3	Seznam součástek.....	69

# SEZNAM OBRÁZKŮ

Obrázek 2-1 Topologie sítě.....	11
Obrázek 3-1 Centrální jednotka .....	13
Obrázek 4-1 Blokový diagram ST7580 [26] .....	15
Obrázek 4-2 Struktura PSK rámce na PHY vrstvě.....	16
Obrázek 4-3 Obsazené spektrum.....	17
Obrázek 4-4 Struktura FSK rámce na PHY vrstvě.....	17
Obrázek 5-1 Struktura ST7580 a komunikace s okolím [27] .....	21
Obrázek 5-2 Vyvedené komunikační linky modemu ST7580 a externího hostitele .....	21
Obrázek 5-3 Formát přenášeného symbolu.....	22
Obrázek 5-4 Struktura lokálního rámce.....	22
Obrázek 5-5 Struktura MIB objektů.....	25
Obrázek 5-6 Příklad vyslaného lokálního rámce.....	26
Obrázek 5-7 Příklad přijatého lokálního rámce.....	27
Obrázek 5-8 Master vysílá modemu .....	28
Obrázek 5-9 Master přijímá od modemu.....	28
Obrázek 5-10 Slave přijímá od modemu .....	28
Obrázek 6-1 Vysílací filtr .....	29
Obrázek 6-2 Simulace aktivního vysílacího filtru .....	30
Obrázek 6-3 Přijímací filtr .....	30
Obrázek 6-4 Vazební člen.....	31
Obrázek 6-5 Detektor nuly .....	31
Obrázek 6-6 Obvodové zapojení větve vytvářející potenciál pro AFE čipu ST7580.....	32
Obrázek 6-7 Obvodové zapojení regulátoru pro napájení logických obvodů .....	32
Obrázek 6-8 Ukázka vytvořených zařízení .....	33
Obrázek 7-1 Rámec aplikačního protokolu .....	38
Obrázek 7-2 Popis discovery protokolu v diagramu .....	39
Obrázek 8-1 Ukázka plné úvodní stránky .....	43
Obrázek 8-2 Dynamická tabulka aktivními uzly v síti.....	43
Obrázek 8-3 Ukázka panelu s ovládacími prvky.....	46
Obrázek 8-4 Ukázka formuláře pro přidání zařízení.....	46
Obrázek 9-1 Úvodní stránka aplikace pro měření.....	47
Obrázek 9-2 Ukázka měření pomocí webové aplikace .....	49

# SEZNAM TABULEK

Tabulka 1-1 Komunikační pásma podle EN 50065 .....	4
Tabulka 4-1 Možné režimy PSK.....	17
Tabulka 4-2 Možné režimy FSK.....	17
Tabulka 4-3 Povolené kombinace nastavení přijímače jedno/dvou-kanálu .....	18
Tabulka 4-4 Logický analyzátor .....	19
Tabulka 5-1 Příkazy žádostí.....	23
Tabulka 5-2 Příkazy chyb.....	23
Tabulka 5-3 Příkazy potvrzení.....	24
Tabulka 5-4 Příkazy indikací .....	24
Tabulka 5-5 Základní MIB objekty .....	24
Tabulka 5-6 MIB objekt - Konfigurace modemu.....	26
Tabulka 5-7 Zprávy o stavech ST7580 .....	27
Tabulka 7-1 Seznam souborů realizující firmware .....	35
Tabulka 8-1 Seznam obsahu webové aplikace .....	42

# ÚVOD

Úkolem diplomové práce je prostudovat standardy a dostupné integrované obvody pro realizaci linkové a síťové vrstvy pro komunikaci po silnoprůdém vedení (PLC – Power Line Communication) v pásmu evropské normy CENELEC. Jedná se o standardní střídavou napájecí síť – 230VAC / 50Hz.

V práci je popsáno několik dostupných obvodů určených pro PLC a výběr vhodné čipové sestavy pro vytvoření sítě s alespoň 16 uzly, které disponují možností šifrování přenášených dat.

Cílem je se zaměřit na robustní komunikaci při zhoršených podmínkách v důsledku rušení od připojených spotřebičů v elektrické síti. Jedná se o zásadní problematiku spojenou s touto technologií komunikace a to zejména proto, že standardní střídavá napájecí síť slouží primárně k napájení zařízení a spotřebičů.

Nutno také uvést, že systém založený na této technologii disponuje celou řadou výhod a širokými možnostmi využití jak v průmyslových tak v domácích podmínkách. K dnešku jsou tyto technologie nasazeny převážně za účelem sběru dat, dálkového měření v energetice, jako aplikace v chytrých sítích a dokonce, některé typy PLC technologie mohou nahrazovat Wi-Fi sítě v domácnostech.

V práci je popsán koncepční návrh inteligentního automatizovaného systému uvažovaného pro domácí podmínky a realizovaná sestava demonstrující funkčnost celého konceptu.

Pro vytvoření a testování takového systému má být vytvořena sestava (hardware i software), pomocí které je možné testovat možnosti PLC komunikace na bázi zvoleného integrovaného obvodu. Testovací sestavu tvoří dva základní hardwarové bloky – centrální jednotka a periferní moduly. Tyto bloky jsou v textu popsány jak z hlediska koncepčního návrhu tak realizovaného řešení.

Rovněž je popsán koncepční návrh potřebných software a realizované řešení, které je postaveno na platformách C, PHP, SQL a Javascriptu. V konečném důsledku v kombinaci s vytvořených software a hardware je realizován systém pro řízení koncových prvků – aktorů v síti.

Práce začíná nezbytným úvodem do PLC problematiky a objasnění základních pojmů spojené s výběrem a realizací jednotlivých částí systému.

.

# 1 KOMUNIKACE PO ELEKTRICKÉM VEDENÍ

Celý systém je postaven na PLC (Power Line Communication) technologii. Tato kapitola přibližuje základní principy a možnosti komunikace po silnoproudé síti a možné technologie pro takovou komunikaci. Základní dělení spočívá v požadavku na komunikační pásmo, modulační techniky, které dále určují použitou technologii a nasazení aplikace.

Možnost komunikovat po již vybudovaném elektrickém vedení otevírá další možnosti komunikace v místech kde je nákladné, nebo nemožné vybudovat infrastrukturu využívající samostatné datové vodiče, nebo radiovou síť. Aby bylo možné takovou síť realizovat, je mimo-jiné nutné dodržet několik pravidel ze strany legislativy, která jasně vymezuje pravidla, pro PLC. Existuje několik norem, které definují obecná pravidla. Mezi ně patří například dělení frekvenčních pásem, pravidla pro vysílání dat do elektrické sítě.

Vyskytuje se řada problémů, které je potřeba při návrhu systému řešit. Přirozeně se jedná rušení, různé impedance na vedení, útlum užitečného signálu, dodržení elektromagnetické kompatibility a také dodržení legislativních norem pro PLC. Ne jenom v ČR se jedná o normu CENELEC.

Ještě předtím, než se zvolí obvod nebo technologie, je potřeba stanovit jasné podmínky a požadavky, očekávané od PLC aplikace.

Jak bylo uvedeno, výsledný systém je orientován na automatizaci a řízení spotřebičů. K tomuto účelu tedy není požadovaná vysoká rychlost komunikace nebo velká komunikační vzdálenost (jednotky kilometrů). Na druhou stranu je nutné zabezpečit dostatečně robustní a stabilní komunikaci, aby bylo možné na tuto technologii spolehlivě nasadit i významnější funkce oproti osvětlení, a to například zámky, alarmy – bezpečnostní senzory, s možností šifrování.

## 1.1 Technologie PLC

V této části textu je uveden přehled možných PLC technologií. Použitá technologie pro PLC definuje komunikační rychlost, komunikační pásmo z čehož vychází i použití daného typu technologie.

Hlavní důvod proč je technologie žádaná, je zejména nasazení sítě v již vybudované infrastruktuře – síť stejnosměrného napětí, ale převážně velmi vysokého, vysokého, středního a nízkého napětí. Možné typy komunikace jsou simplex a half-duplex.

Rušivé elementy způsobeny zejména spínanými procesy, je nutné vyvážit dostatečně robustní komunikaci. Například aplikací vhodných modulačních technik pro zamýšlenou aplikaci v učeném prostředí a chybovým zabezpečením. Tuto technologii je samozřejmě možné paralelizovat (heterogenní síť). Toto je však otázka požadované aplikace a nákladů za takový systém.

Základní typy technologií PLC jsou:

- **Ultra Narrow Band (UNB)** – technologie pro velmi nízké přenosové rychlosti – 100 b/s v EU, 120 b/s v USA. Pracovní pásmo 30 – 300 Hz nebo 0,3 – 3 kHz. Zařízení UNB-PLC mají velmi velký dosah (150 km a více). [2]

Příklady realizace: české HDO, americký TWACS.

- **Narrow Band (NB)** – technologie pracuje v pásmu 3 – 500 kHz, které zahrnují normy CENELEC (Evropa), FCC (USA), ARIB (JPN) a čínská pásma

- **Low Data Rate (LDR)** – technologie využívající jednu nosnou, přenosové rychlosti maximálně několika kb/s.

Příklady realizace: LonWorks, IEC 61334, X10, HomePlug C & C, SITRED, atd.

- **High Data Rate (HDR)** – technologie s více nosnými (OFDM), přenosové rychlosti v rozsahu desítek kb/s až do 500 kb/s.

Příklady realizace: PRIME, G3-PLC, ITU-T G.hnem a IEEE 1901/2.

- **Broadband (BB)** – technologie pracující v pásmu (1,8-250 MHz), max. rychlost PHY vrstvy od několika Mb/s do stovek Mb/s.

Příklady realizace: HomePlug 1.0 (a další verze), IEEE 1901, atd. [3]

Z rozdělení lze soudit, že pro účel systému technologie UNB nebude vhodná. Technologie UNB je často využívána například v energetice. Trasa komunikace může být například od elektroměru spotřebitele po distribuční transformátor, za kterým jsou data přenášena dalším rozhraním. První použití této technologie bylo nasazeno v USA jako systém TWACS, který je dodnes široce využíván pro odečítání dat z elektroměrů. Obdoba amerického TWACS je v České republice systém HDO (hromadné dálkové ovládání), což je jednosměrná PLC v distribuční síti 22 kV nebo v sítích nízkého napětí (400/230 V). HDO je využíváno k účelu dálkového řízení spotřebičů u odběratelů využívajících dvou-tarifních sazeb v časech vysokého nebo nízkého tarifu.

Požadavkem na řešený systém je vhodná volba rychlosti a vzdálenosti. Komunikační vzdálenost je technologií UNB-PLC prakticky nevyužitelná a komunikační rychlost může být v některých případech nedostačující z hlediska vykonání komplikovanějších povelů.

Jak pro NB-PLC, tak pro BB-PLC jsou dnes k dispozici čipové sady, které efektivně integrují spodní vrstvy síťového modelu ISO/OSI. Nabízí se použití BB-PLC díky lákavým přenosovým rychlostem, které jistě otvírají množství využití například jako náhradu LAN sítě (Internet), vysokorychlostní datové přenosy například pro přenos videosignálu. Tato varianta je běžně k dispozici právě k tomuto účelu, nicméně právě na úkor rychlosti je značně náchylnější na rušivé elementy, oproti NB-PLC. Tedy volba technologie pro popsany systém se jeví jako nejvhodnější úzkopásmová komunikace. Splňuje požadavky evropské normy CENELEC (platnou i pro ČR). Volba LDR nebo HDR je v textu upřesněna později v závislosti dostupných PLC obvodů, kde právě dostupnost může být rozhodující parametr.

Úzkopásmový systém používá k vysílání frekvenční rozsah definovaný Evropskou normou CELENEC EN 50065-1. Ta definuje frekvenční rozsah od 3 do 148,5 kHz.

Při dodržení norem CELENEC je možné dosáhnout přenosové rychlosti několika kilobitů na vzdálenost 1 km bez použití opakovačů. Menší rychlosti v pásmech obsažené touto normou, jsou způsobeny menším počtem nosných a jejich malým odstupem. Evropská norma CENELEC EN 50065 [4] která definuje evropský standard, je členěna do tří základních dokumentů:

- **EN50065-1** – definuje obecné požadavky o frekvenčních pásmech a elektromagnetického rušení v tab. 1-1
- **EN50065-4-2** – popisuje nízkonapěťové oddělovací filtry a bezpečnostní požadavky
- **EN60065-7** – zabývá se impedancí připojených zařízení

pásmo	šířka pásma [kHz]	max. úroveň signálu [V]	poznámka
-	3-9	-	Vyhrazeno pro dodavatele energií
A	9-95	1-5	Po souhlasu dodavatele i pro odběratele
B	95-145	1,2	Pro odběratele; nevyžaduje protokol přístupu dle normy
C	125-140	1,2	Pro odběratele; vyžaduje protokol přístupu dle normy
D	140-148,5	1,2	Pro odběratele; vyžaduje protokol přístupu dle normy

Tabulka 1-1 Komunikační pásma podle EN 50065

#### *Definice přístupu v ČR dle normy ČSN EN 60065-1 [3]*

Pokud je dodržen protokol o přístupu dle platné normy ČSN EN 50065-1, je možné využít libovolný komunikační protokol. Tato norma popisuje způsob signalizace v pásmu 125 – 140 kHz

- vysílač nesmí bez přerušení vysílat déle než 1 vteřinu a před dalším vysíláním musí být mezera dlouhá alespoň 125 ms (za vysílání se považuje sled signálů, ve kterých není mezera větší než 80 ms)
- všechny systémy musí použít frekvenci 132,5 kHz k upozornění, že vysílání pokračuje
- aby bylo možné detekovat použité pásmo, přístroj musí vysílat se spektrálním rozložením dle příslušného pásma
- přístroj může vysílat, pokud pásmo není využito po dobu náhodně zvolenou (rovnoměrně rozloženou mezi 85 ms a 125 ms, s alespoň sedmi možnými hodnotami v tomto pásmu)
- vysílač musí být vybaven detektorem signálu, který detekuje, že je pásmo využíváno

Úzkopásmové modemy využívající pásma B a C se používají především pro:

- ovládání zařízení napojených na elektrickou instalaci
- centralizovaná kontrola a řízení různých domovních systémů
- zabezpečovací úkony, propojení bezpečnostních senzorů a pravidla přístupu

Pásmo CENELEC A je vyhrazené pro energetiky za účelem dohledu a s tím související služby, které zahrnují dálkové kontrolní funkce, odečty z elektroměrů.

## **1.2 Standardy pro úzkopásmovou komunikaci**

Před uvedením několika HW řešení, jsou zde přiblíženy některé standardy popisující právě komunikaci po napájecím vedení. Jedná se o soubory pravidel, které definují standardy jako celky. Podle těchto standardů je pak možné realizovat kompletní zařízení, které provádí komunikaci po napájecím vedení. Tyto standardy jsou žádané hlavně z důvodu kompatibility systémů různých systémů, pro aplikace do průmyslových prostředí, zejména energetiky. Další vhodný příklad může být aplikace PLC do inteligentního pouličního osvětlení.

### 1.2.1 IEC 61334-5

Standard definuje soubor pravidel pro komunikaci po silovém vedení, které definují profily nižších vrstev pro modulační techniku klíčováním posuvem rozprostřeného kmitočtu (S-FSK). Jak bylo výše uvedeno, jedná se o technologii NB-LDR. Norma uvádí provozní zkoušky a přenosové metody pro zajištění toku dat po fyzickém kanálu. Specifikuje tedy přechody stavů pro fyzickou vrstvu (PHY) a podvrstvu MAC u serveru a klienta.

### 1.2.2 PRIME

Tento standard definuje spodní vrstvu úzkopásmové datové přenosové soustavy (Powerline Intelligent metering Evolution). Referenční model je založen na IEEE Std. 802.16. Definované vrstvy – CS (Convergence Sublayer), MAC (Media Access Control), PHY (PHYsical layer). PRIME se skládá z podsítí, kde každá je definovaná v rámci jedné trafostanice. Typ síťové topologie definované standardem PRIME je pouze stromová. Poslední úpravy standardu ve verzi 1.4 přináší nově možnost komunikace mimo pásmo CENELEC také pásma FULL FCC/ARIB a to od 3 kHz do 490 kHz s maximální rychlostí cca 10x vyšší – od 40 kb/s až 1 024 kb/s.

Standard je v praxi vyžadován a často i v případě, že jeho parametry dokonale nesplňují požadavky aplikace. Důvod je ten, že je kompatibilní se standardem DLMS/COSEM v oboru AMR (Automatic Meter Reading) a je možné zde využít vyšších přenosových rychlostí než už zaužívaných standardů nižších přenosových rychlostí. Tento standard je založený na univerzálních definicích pro aplikaci, je možná spolupráce systémů různých výrobců.

Podrobný popis standardu je dostupný ve starším dokumentačním listu společnosti PRIME ALIANCE [5] a poslední revize standardu ve verzi 1.4 je popsána na stránkách Texas Instruments. [6]

### 1.2.3 G3-PLC

G3-PLC [7] byl oficiálně uveden v srpnu 2009. Může být nakonfigurován pro provoz v mezinárodně uznávaných pásmech od 10 kHz do 490 kHz na bázi OFDM. Linková vrstva vychází ze standardu IEEE 802.15.4, který byl původně vyvíjen pro bezdrátové sítě. Tedy je možné rozšířit polygonální síť G3 o radiový polygon na bázi stejného protokolu.

Datový tok je možné zvýšit změnou konfigurace tónové masky OFDM, což je přednost tohoto standardu a stává se takto adaptativním v rámci certifikace pro normy FCC (USA), CENELEC (Evropa), ARIB (Japonsko). Jak vyplývá z rozboru v [8] je možné i pro Evropu certifikovat komunikační zařízení mimo rozsah pásma CENELEC. V této oblasti je možné očekávat změny, na což je v případě standardu G3-PLC možné reagovat pouhou změnou hodnot součástek pro nastavená filtru a tónové masky. Maximální přenosová rychlost dat je uvedena výrobcem 300 kb/s na fyzické vrstvě, dostupné modulační techniky jsou DBPSK, DQPSK, D8PSK a je zde možnost využití opravných algoritmů a to Reed-Solomonova kódu, což je jeden z typů dopředného ochranného kódování (FEC).

### 1.2.4 IEEE P1901.2

Jedná se soubor pravidel definujících požadavky na úzkopásmovou a také širokopásmovou komunikaci po napájecím vedení. Standard je vysoce adaptabilní a je možné ho implementovat také v úzkopásmových systémech PRIME nebo G3-PLC, se kterými je zpětně kompatibilní. Navíc je možná kompatibilita i se systémy založenými na S-FSK



modulaci. Standard je založen na bázi OFDM a definuje fyzickou vrstvu a podvrstvu MAC referenčního modelu ISO/OSI. Standard specifikuje komunikaci na frekvenci menší než 500 kHz, kde je maximální přenosová rychlost možná do 500 kb/s, podle požadované aplikace. Zaručuje tak široké možnosti implementace například pro nabíjecí stanice elektromobilu, měřicí aplikace, aplikace v domácím prostředí, pro řízení osvětlení nebo také komunikace v oblasti solárních panelů.

Aby bylo možné standard aplikovat celosvětově, byly definovány tři základní skupiny komunikačních pásem a to: CENELEC (A, B, C, D), který má horní mez u 150 kHz, dále pásmo ARIB, s horní mezí u 450 kHz a pásmo FCC která má maximální hranici u 500 kHz. Vždy jsou definovány přesné meze pro dané pásmo a maximální počet sub-nosných. Standard také zahrnuje funkce pro stabilní přenos v náročnějších podmínkách jako robustní režim nebo režim ATM. [9]

Standard je kompletní a do budoucna bude přibývat hardware, který ho bude implementovat.

## **1.3 Přehled dostupných obvodů**

### **AMIS-49587**

Vychází z osvědčené řady AMIS-30585. [10] Zahrnuje řadu funkcí pro fyzickou komunikaci a obsahuje 32-bitový procesor ARM, dodávaný výrobcem ON Semiconductor. Disponuje možností komunikace po napájecích vedeních s kmitočtem 50 Hz a 60 Hz a volitelnou přenosovou rychlostí. Pro 50 Hz – 300, 600, 1 200, 2 400 b/s a pro 60 Hz – 360, 720, 1 440, 2 880 b/s. Pro robustní komunikaci využívá S-FSK. Je kompatibilní s normou CENELEC EN 50065-1 a IEC 61334-5-1. Nosná frekvence je programovatelná s krokem 10 Hz od 9 do 95 kHz. Celý technický list je uveden v [11].

### **ST7538/40**

Jedná se o synchronní/asynchronní PLC modem který využívá B-FSK modulace. Ovládá se pomocí interního registru a je programovatelný přes synchronní sériové rozhraní. Další funkce jsou například watchdog, regulace výstupního napětí a proudu a detekce komunikačního pásma a nosné. Je kompatibilní s normou CENELEC EN 50065-1 a jeho maximální přenosová rychlost je 4 800 b/s. Podrobnější specifikace je uvedena v [12].

Obvod je také vhodný pro domácí automatizaci. Výrobce je STMicroelectronics a je komerčně dostupný.

### **TDA5051**

Tento obvod umožňuje polo-duplexní, asynchronní přenos pomocí modulace ASK. Maximální přenosová rychlost 1 200 b/s. Plně číslicové generování nosné frekvence. Vhodný především pro přenos řídicích signálů po silovém vedení (230 V/50 Hz). Vyhovuje normě CENELEC EN 50065-1. Frekvenci nosné je možné nastavovat pomocí hodinového signálu z integrovaného oscilátoru nebo mikrokontroléru v rozmezí 95 až 148,5 kHz – kompatibilita s normou CENELEC EN50065-1.

Obvod je vybaven integrovaným výstupním zesilovačem a automatickým nastavením zesílení na vstupu přijímače. Podrobnější informace například v [13]. Obvod je také komerčně dobře dostupný.

## **ST7570**

Obvod obsahuje plně integrovanou fyzickou vrstvu a částečně i MAC. Obsahuje také výkonní PHY procesor. Nevýhoda může být nutnost dvou rozdílných napájecích napětí. Nosná frekvence je programovatelná od 9 do 148,5 kHz s krokem 1 Hz. Modulace signálu je provedena pomocí S-FSK. Maximální programovatelná přenosová rychlost je 2 400 b/s pro 50 Hz. Je integrována funkce odhad poměru odstupu signálu od šumu a indikace úrovně přijatého signálu a další funkce.

Obsahuje plně integrovaný analogový front-end – ADC, DAC a PGA s automatickým řízením zesílení pro vyšší citlivost přijímače. Hostitelský řadič je asynchronní sériové rozhraní UART. Podmínky pro komunikaci jsou definovány podle standardu IEC 61334-5-1 ve fyzické vrstvě (PHY) a podvrstvě MAC. Podrobnější informace v technickém listu [14]. Obvod je komerčně dostupný. Výrobcem celé rodiny čipů je STMicroelectronics.

## **ST7580**

Obvod kombinuje PHY procesor, řadič přístupu (podvrstvu MAC), Analogový front-end (AFE) a výkonový zesilovač. Oproti jeho předchůdci je jeho nosná frekvence programovatelná až do 250 kHz. Maximální přenosová rychlost je 9 600 b/s pro B-FSK a 28 800 b/s pro klíčování B-PSK, Q-PSK a 8-PSK. Komunikace s nadřazeným systémem je zabezpečená přes UART do 57,6 kb/s. Obsahuje také pokročilejší funkce pro opravu dat, odhad SNR nebo detektor průchodu signálu nulou. Obvod je komerčně dostupný. Podrobné informace v [15].

## **ST7590**

Jedná se o první plně integrovaný NB-PLC který je definovaný podle PRIME a také využívá modulační techniky OFDM v pásmu CENELEC A (96 subnosných s klíčováním BDPSK, DQ-PSK, D8-PSK a konvoluční kódování s Viterbiho dekodérem). Splňuje požadavky norem EN 50065-1 a FCC. Programovatelná rychlost přenosu je 128 000 b/s podle PRIME. S nadřazeným systémem je možno komunikovat pomocí sběrnic UART, SPI nebo I2C. Obvod je osazen například v kitu EVALST7590T, který je komerčně dostupný. Detailní popis čipu v [16]

## **IT700**

Je další plně integrovaný NB-PLC systém. Integruje robustní fyzickou vrstvu, linkovou vrstvu a síťový protokol YNET, vyvinutý výrobcem Ytran, stejně jako modulace DCSKA (Differential Code Shift keying), která vyší robustnost signálu a tedy větší odolnost vůči rušení. Splňuje standardy FCC, ARIB a CENELEC (EN 50065-1). Obvod je vhodný pro realizaci komunikačních protokolů například IPv4 a IPv6.

Programovatelné rychlosti jsou pro pásma FCC a ARIB – 7 500 b/s (standartní mód); 5 000 b/s (robustní mód) a 1 250 b/s (extrémně robustní mód). Pásmo CENELEC – 2 500 b/s (robustní mód) a 625 b/s (extrémně robustní mód). Podrobnější popis je k dispozici na stránkách výrobce. [17]

## **IT900 DCSK TURBO**

Je nová generace PLC čipů která vychází z předchozí řady a dovoluje vyšší přenosové rychlosti. Ty jsou pro pásmo FCC a ARIB 1,25 až 500 kb/s, pro pásmo CENELEC A – 0,625 až 150 kb/s a pro pásmo CENELEC B – 0,625 až 75 kb/s. Pro komunikaci s nadřazeným systémem je možno využít sběrnice UART, SPI, I2C nebo dedikovaný A/D převodník.

## **MAX2992**

Obvod kombinuje procesor PHY a řadič přístupu (MAC). Analogový front end je integrovaný v externím obvodu MAX2991. Disponuje modulační technikou OFDM a plně podporuje standard G3-PLC a je kompatibilní s IEEE 802.11.2 a ITU G.9903. Podporuje komunikační pásma podle CENELEC, ARIB, FCC. Programovatelná frekvence je od 10 kHz do 490 kHz. Podrobnější informace na stránkách výrobce, kde je možné požádat o kompletní dokumentaci. [20]

### **1.3.1 Vývojové sady**

#### **LinkSprite Spyder**

Modul pro komunikaci po střídavé a stejnosměrné napájecí síti v pásmu NB. Tato deska má plně implementován transparentní mód. Integrovaný PLC obvod je pro funkčnost tohoto zařízení. Modul funguje jako převodník dat sériového rozhraní do elektrické sítě. Modulace dat probíhá na fyzické vrstvě pomocí FSK. Nosné frekvence jsou 262 kHz a 144 kHz. Komunikace je možná na stejnosměrné (0 až 400 V) nebo střídavé napájecí síti buď 230 V/50 Hz nebo 110 V/60 Hz. Přenosová rychlost je 30 000 b/s. Podrobnější informace a dostupnost na stránkách výrobce. [18]

#### **LinkSprite PLC SIMMAC**

Jedná se o PLC modul, který je postaven na zjednodušené MAC vrstvě s funkcí detekce vysílaného signálu. Pracuje podobně jako model Spyder Modul se vyznačuje přenosovou rychlostí až 500 000 b/s. Nosné frekvence jsou 290 kHz a 125 kHz. Komunikace je možná na stejnosměrné (12 až 16 V) nebo střídavé napájecí síti buď 220 V/50 Hz nebo 110 V/60 Hz. [19] Modul je komerčně odstupný na stránkách výrobce.

## **EVALST7570-1**

Vývojová deska založena na bázi čipu ST7570 od STMicroelectronics. Disponuje tedy S-FSK modulací o maximální propustnosti 2.4 kb/s na 50 Hz, CENELEC (EN50065). Blok pro střídavé napětí je na bázi čipu ALTAIR04-900 [21]. Tato deska umožňuje čtyři dostupné módy – klient, server, režim naslouchání, test. Splňuje požadavky normy IEC61334-5-1. Je možné jej využít jak aplikacích pro chytrá měření, tak i pro řízení pouličního osvětlení tedy systém připojování „point to multi-point“. K tomuto kitu je také dostupné grafické prostředí kde je možné plně programovat parametry vysílače.

## **EVALST7580-1**

Tato vývojová sada je postavena na čipu ST7580 od firmy STMicroelectronics. Jedná se o pokročilejší sadu, která mimo fázového klíčování (B-FSK) také fázovým klíčováním signálu (B-PSK, QPSK, 8-PSK).

Komunikaci s nadřazeným systémem je možno uskutečnit přes USB, SPI, I2C, UART

nebo JTAG. Deska také přímo obsahuje mikrokontrolér stejnojmenného výrobce, rodiny F1, slot na  $\mu$ -SD kartu a také je k dispozici grafické rozhraní jako u předchozího typu. Podrobnější informace jsou uvedeny na stránkách výrobce [22].

Potřebné napájecí potenciály pro obvody vytváří samostatná část ALTAIR4-900. [21]

### **EVALST7590T-2**

Vývojový kit na bázi čipu ST7590T, který plně implementuje standard PRIME a splňuje normu EN50065. Část kitu, která řeší střídavé napětí je založena na ALTAIR4-900. [21]

### **TMDSPLCKIT-V3**

Vývojová sada od Texas Instruments. Plně podporuje standardy PRIME a G3-PLC. Obsahuje procesorovou desku s MCU F28069 rodiny PICCOLO a analogovým front-endem – AFE031. Komunikace s nadřazeným systémem probíhá přes rozhraní JTAG (USB2.0) a pro diagnostiku je k dispozici rozhraní RS-232. Sada obsahuje dvě vývojové desky, ke kterým je přiložen obslužný software a grafické rozhraní pro konfiguraci modemů. V přiloženém prostředí Code Composer Studio je možnost vytváření vlastních aplikací na základě přiloženého kódu, kterými je možno definovat služby na vrstvě PHY a MAC. Základní desku kitu je možno rozšířit o C2000 Power Line Communications Add-on Kit, který může být určen pro plné řízení osvětlení, ve spojení se systémy DALI nebo DMX512. Jedná se o nahrazení procesorové desky těmito přídatnými moduly [23].

### **TMDSPLCKIT-V4**

Nástupce, nebo vylepšená verze předchozí vývojové sady. Je tedy optimalizován hardware a software. Umožňuje připojení k data koncentrátoru (TMDSDC3359). Na základní desce je osazen modul SOMPLCF28PLC83, který integruje MCU F28069 a analogový front-end AFE031. Mimo standardů PRIME a G3, podporuje také novější standard P1901.2. Vydané dokumenty, schémata a software pro tuto sadu jsou uveřejněny na webu Texas Instruments. [24]

### **Devolto G3-PLC Modem 500k**

Výkonný PLC modem, který disponuje rychlostí až 240 kb/s v komunikačním pásmu od 150 kHz do 500 kHz – FCC. Data jsou přenášena do modemu po Ethernetu (IPv4/IPv6), které jsou dále přenášena po napájecí síti podle standardu G3-PLC. Modem tedy využívá modulační techniky OFDM. Je vhodný pro systémy chytrého měření pro sběr dat. Modem také zahrnuje pokročilé techniky pro detekci a opravu dat nebo automatický výběr optimální rychlosti podle podmínek přenosového kanálu. Další informace jsou dostupné v brožurě zveřejněné výrobcem. [25]

## 2 ROZBOR ZADÁNÍ

Cílem projektu je realizovat koncept takového systému, který je založen na technologii komunikace po napájecím vedení (PLC). Jedná se o komunikační síť, která obsahuje jedinou centrální jednotku obsahující komunikační uzel typu master, který řídí připojené komunikační uzly typu slave s možností konfigurace, zadávání a sběru užitečných dat. Jednotky slave mají odlišné funkce. Sestava jako celek má demonstrovat možnosti inteligentního automatizovaného systému (s možným nasazením například v bytu, obytném domě, nebo budově), který řídí jednotlivé akční členy – aktory na výstupech periferních jednotek slave. V praktickém řešení je dosaženo ovládání zvolených spotřebičů.

Je celá řada možných funkcí takového systému. Několik funkcí splňujících atributy inteligentní a automatizovaný, můžou být obecně pojaty například takto:

- **Ovládání světel v místnosti**

Možné stavy – zapnuto, vypnuto, regulování. Regulace je možná na základě aktuální světelnosti změřené luxmetrem, která je bezprostředně za oknem. Takto vybavený aktor je schopen tyto informace odevzdat jednotce master, která je obdrží po definovaném sběru dat. Je porovnávána světelnost určeného místa místnosti a vyhodnotí potřebnou svítivost nasazených světelných zdrojů, pro dosažení požadované uživatelské hodnoty v automatizovaném režimu.

- **Regulace teploty**

Jedná se například o řízení klimatizace a ústředního topení, na základě změřené teploty v místnosti a nastavené teploty vytápění, podobným způsobem jako u automatického řízení světel a následné dosažení požadované teploty v automatickém režimu.

Je možné také implementovat i zodpovědnější funkce jako například alarm nebo zámky (např. pomocí čtečky otisků prstů, NFC tagu ...).

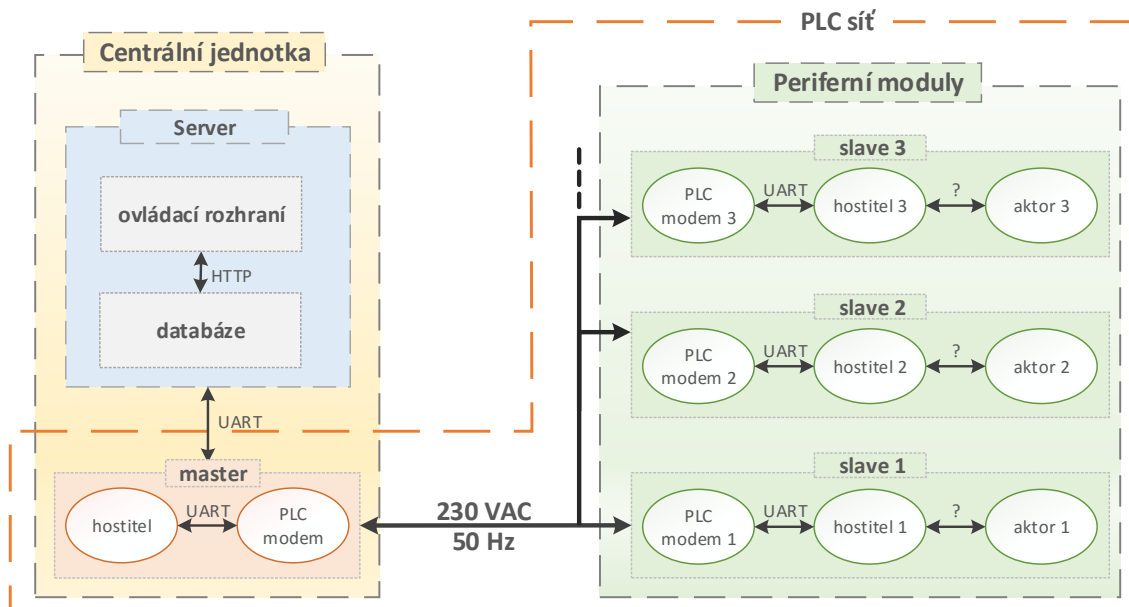
Výše popsané funkce jednotlivých aktorů tedy spolupracují přes centrální jednotku, která vždy zpracovává aktuální stav a vyhodnotí požadovaný stav, který je následně dosažen s dovolenou přesností (termostat).

Aktuální stav jednotlivých prvků bude vždy oznámen uživateli přes ovládací rozhraní, přes které jsou rovněž odesílány povely. Logických úkonů zpracovává a vyhodnocuje hlavní uzel master v kooperaci se serverem.

Blokové schéma výše popsaného systému a rovněž koncipovaného systému je znázorněno na *obrázku 2-1*. Ve stejné konfiguraci jak obrázek demonstruje, je pak reálně vytvořená síť, na které bylo provedeno veškeré testování i vývoj.

### 2.1 Hlavní části systému

Prvky systému tvoří samostatné obvodové celky rozdělené do hlavních bloků „Centrální jednotka“ a „Periferní moduly“. Tyto bloky obsahují další hardwarové části (podrobněji popsané v *kapitole 3*).



Obrázek 2-1 Topologie sítě

### 2.1.1 Centrální jednotka

Hlavní část systému, která má za úkol realizovat komunikaci se všemi aktivními uzly, zaznamenávat jejich stavy s možností změny uživatelem. Centrální jednotka má realizovat alespoň částečné zamezení kolizí zabezpečením systému opakováním zpráv v případě kolize.

Data přijatá ze sítě jsou zaznamenány v definované databázi, ke kterým uživatel přistupuje z ovládacího rozhraní. Centrální jednotku tedy v koncepčním návrhu definuje webový server s databází, kde jsou veškerá data shromážděna a částečně vyhodnocena, uživatelský ovládací panel pro konfiguraci a zasílání povelů do sítě v podobě webové stránky. Další prvek je hlavní komunikační uzel typu master, složený s hostitelského mikroprocesory a PLC jednotky, která realizuje komunikaci po elektrickém vedení.

### 2.1.2 Periferní moduly

Periferní moduly nebo také jednotky slave, tvoří jako celek uzly určené k ovládání aktorů – výstupní zařízení (vypínače, světla, žaluzie, ...), nebo sběru dat ze vstupních (senzorických) zařízení (teploměr, luxmetr, detektor pohybu, ...). Tyto jednotky jsou koncipovány podobně jako master, s rozdílem připojených zařízení k ovládání. Typy aktorů které je možné aplikovat je celá řada. Jedná se prakticky o jakékoliv zařízení s analogovými či digitálními vstupy nebo výstupy.

### 2.1.3 Komunikace master-slave

Jak bylo uvedeno, komunikační kanál tvoří standardní střídavá napájecí síť v určeném prostředí. Typ komunikace master-slave se vyznačuje tím, že v síti existuje jediný master a ostatní uzly typu slave jsou podřazené. Díky této vlastnosti je částečně zamezeno kolizím. Síť může být obohacena o implementaci „tokenu“, který zajistí, že kolize v síti nenastane. Jedná se o příznak speciálního rámce, který v celé síti opravňuje vždy jediný uzel k vysílání,

čímž komunikační kanál není nikdy blokován jiným uzlem. Tato funkce ale v rámci práce nebyla implementována

Vytvářená síť dokáže obsluhovat 16. a více uzlů. V případě tohoto systému je možné adresovat až 125 zařízení. Koncipovaná síť realizuje spolehlivý typ spojení. Síť implementuje vytvořený discovery protokol, který umožňuje sběr dat od všech aktivních/neaktivních účastníků. Aktivní účastník je vždy ten, který je registrován do databáze systému a je mu přiřazen jeho funkční účel. Veškerá testování a měření byla prováděna v konfiguraci master a tři jednotky slave.

#### **2.1.4 Shrnutí potřebných prvků k realizaci**

Jednotka master tedy může kdykoli vysílat data do elektrické sítě, vyžádat si jakákoliv data z nakonfigurovaných jednotek slave v síti, může hromadně konfigurovat zařízení a také je vzdáleně resetovat. Master, jako centrální jednotku musí tvořit tyto části:

- ovládací panel – grafické rozhraní – který obsahuje veškeré možnosti systému jak z hlediska konfigurace a řízení
- server uchovávající data přijatá jednotkou master, možné povely do sítě
- mikroprocesorová jednotka, která zpracovává povely žádané serverem a vyhodnocuje stavy jednotek slave
- obvod realizující přenos potřebných dat po elektrické síti

Jednotky slave v době běžného provozu pouze naslouchají masteru. Slave nemá povoleno samovolně začít komunikaci s masterem nebo jinou slave jednotkou, pokud se o předání informace z jedné jednotky slave k druhé nepostará master. Slave musí být tvořen těmito částmi:

- obvod realizující přenos potřebných dat po elektrické síti
- procesorová jednotka, která přijímá a zpracovává přijaté povely/žádosti, uchovává a na žádost odesílá data z aktoru nebo daný aktor ovládá
- aktor s účelovými funkcemi – spínací relé, stmívač, regulátor otáček, senzory,  
...

Pro takto fungující, dá se říci komplexní systém, je potřeba vybrat vhodné komponenty a vytvořit software, který se postará o veškeré plnění požadovaných funkcí.

### 3 VÝBĚR KOMPONENTŮ

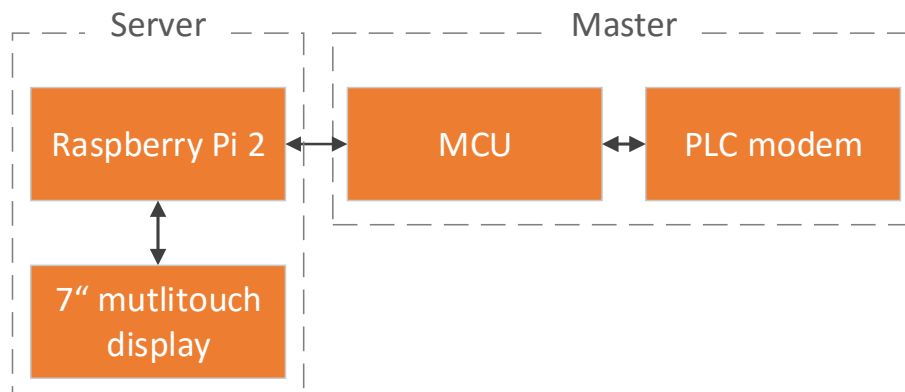
Zásadním úkolem tohoto projektu bylo zvolit vhodné komponenty pro realizaci systému. Zcela zásadní výběr je právě u obvodu realizujícího komunikaci po elektrickém vedení. Na základě uvedeného přehledu byl zvolen obvod ST7580, který je popsán samostatně v kapitole 4.1. Tento obvod je osazen ve vývojovém kitu EVALST7580-1, který byl využit k vytvoření pomocné testovací sestavy ověření samotné komunikace (kapitola 5.3). Kit integruje pro obsluhu PLC čipu mikrokontrolér STM32F103BCT6. V rámci testovací sestavy byl místo integrovaného MCU použit mikrokontrolér rodiny F0 (STM32). Pro efektivní testování byl použit vývojový Discovery kit (kapitola 3.3) který tuto MCU obsahuje. MCU F0 byl zvolen zejména kvůli nejen dostačujícím parametrům a výkonu, ale i z hlediska ceny (cca třetinová oproti procesoru F1).

Pro testovanou sestavu byl vytvořen software pro jednotky master a slave. Pro čip ST7580 není implementovaný žádný z uvedených standardů uvedených kapitole 1.2. Tento proprietární firmware demonstruje funkční komunikaci po elektrickém vedení s možností řízení výstupu. Princip a obecná konstrukce tohoto software je popsána v samostatně již v rámci poslední verze diplomové práce. Účel tohoto firmwaru je implementovat knihovni funkce pro ovládání modemu, funkce, pracující s funkcemi jednotek slave a komunikaci s webovým serverem.

V dalším textu je přiblížen konkrétní návrh prototypového hardware a software.

#### 3.1 Centrální jednotka

Centrální jednotka je tvořena mini-počítačem Raspberry Pi 2, ovládaný multi-dotykovým 7" displejem, kitem STM32F0Discovery, a kitem EVALST7580-1 pro komunikaci po napájecím vedení. Tyto části mezi sebou komunikují v pořadí podle obrázku 3-1.



Obrázek 3-1 Centrální jednotka



### 3.1.1 Server

#### Raspberry Pi 2 model B

Tento populární jednodeskový počítač Raspberry Pi 2 model B [1], disponuje všemi potřebnými periferiemi, které jsou potřebné do pozice serveru a ke komunikaci s mikroprocesorovou jednotkou master. Zařízení běží na Linuxovém systému Raspbian Jessie, založeném na distribuci Debian.

Mimo jiné obsahuje sériové komunikační rozhraní UART, který je použit pro komunikaci s jednotkou master. Pro ovládání systému přímo ze strany serveru, je k portu DSI (Display Serial Interface) připojen 7" multi-dotykový kapacitní displej, s rozlišením 800 x 480 pixelů pro uživatelskou orientaci v ovládacím panelu webového rozhraní.

**Ovládací rozhraní** – webový prohlížeč na RaspberryPi + další zařízení v LAN s přístupem do webové aplikace

**Webový server** – Apache 2.4  
PHP 5.6.20  
MariaDB – MySQL 5.5  
Very Secure FTP Daemon 3.0.3

**Komunikační rozhraní** – sériová komunikace UART na GPIO

### 3.1.2 Master

Jednotka master je tvořená mikroprocesorem ve funkci hostitele pro PLC modem. Vzájemná komunikace probíhá sériově rozhraním UART.

**Hostitel** – STM32F051C8T6

**PLC modem** – SoC ST7580

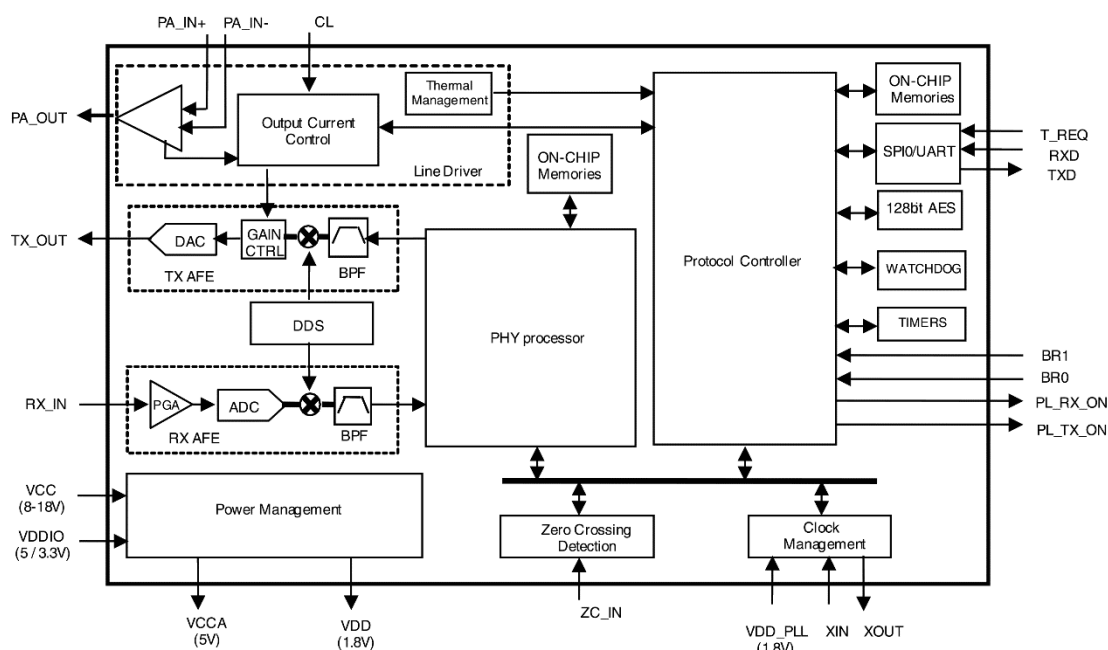
## 4 TESTOVACÍ SESTAVA S ST7580

Klíčový prvek systému, který musí fungovat s maximální spolehlivostí pro zaručení stabilní komunikace, a co nejmenší odezvou na povely. Jelikož se jedná o rozhraní náchylné na rušení generované připojenými spotřebiči, je nutné podle toho komunikaci přizpůsobit. Vybraný integrovaný obvod ST7580 disponuje několika možnostmi, kterých lze využít k vytvoření stabilního rozhraní. Pro testování možností PLC obvodu bylo využito referenčního zapojení výrobce v podobě vývojové sady EVALST7580-1. Je zde rozebrána problematika samotného čipu ST7580, způsob ovládání a možnosti, kterými disponuje. V rámci testování byla provedena modifikace a to náhradou hostitelského procesoru za uvažovaný MCU v prototypové realizaci modemu.

Tato kapitola mimo uvedení použitého obvodu pojednává o prvních výsledcích vytvořeného testovacího software hostitelského MCU, který definuje knihovní funkce pro řízení komunikace již na aplikační úrovni externím hostitelem, připravené na příjem příkazů vlastním aplikačním protokolem, který tvoří nejvyšší komunikační vrstvu na úrovni PLC (nejedná se o software zveřejněný výrobcem ST).

### 4.1 SoC ST7580

Tento SoC (system-on-chip), jak bylo výše uvedeno, integruje plnohodnotnou úzkopásmovou komunikaci po elektrickém vedení. Plně implementuje fyzickou vrstvu a částečně vrstvu linkovou. Komunikace může být obohacena o další, bezpečnostní vrstvu, která je nadstavbou linkové vrstvy. Bloková struktura obvodu je znázorněna na *obrázku 4-1* a dále v textu popsána. [26]



Obrázek 4-1 Blokový diagram ST7580 [26]

## Fyzická vrstva

Díky výkonnému PHY DSP procesoru, který má implementovaný vlastní firmware, PHY vrstva realizuje:

- B-FSK klíčování dat s přenosovou rychlostí až 9,6 kb/s.
- B-PSK, Q-PSK, 8-PSK klíčování dat s rychlostí až 28,8 kb/s
- možnost B-PSK a Q-PSK s kódovým poměrem  $\frac{1}{2}$
- možnost komunikace ve dvou kanálech (různé nosné přijímač vysílač)
- konvoluční kódování pro opravu chyb
- odhad odstupu signálu od šumu
- u klíčování B-PSK možné zvolit PNA algoritmus pro eliminaci špiček v šumu
  - PNA vyžaduje synchronizaci s periodou napětí v el. síti
- programovatelná nosná do 250 kHz

## Linková vrstva

Obvod je přizpůsoben pro komunikaci v pásmu definovaném normou CENELEC. Linková vrstva řeší rámcovou komunikaci po elektrické síti a poskytuje služby pro opravy chyb – varianty CRC. Integruje několik základních služeb v linkové vrstvě (DL):

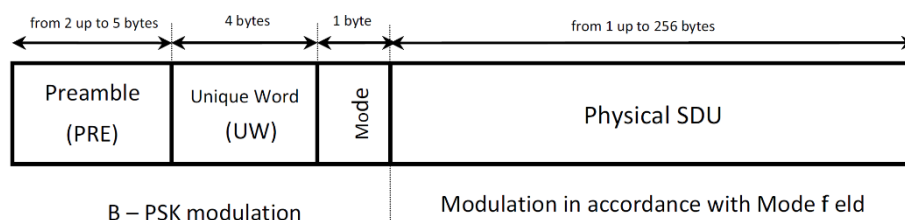
- vymezení a vytvoření rámce s uživatelskými daty, vysílaného do elektrické sítě
- detekce vzniklých chyb a jejich korekce
- funkce Sniffer pro monitorování poškozených rámců (nekorektní CRC)
- šifrování a ověřování dat založené na 128-bitovém AES algoritmu
- statistiky provozu v síti

## Bezpečnostní vrstva

Jedná se o bezpečnostní subsystém na bázi uvedeného 128-bitového AES algoritmu, který je dostupný pro šifrování a dešifrování rámců.

Využívá speciálního SS klíče, který se používá na šifrování a dešifrování přenášených a přijatých dat. Externí hostitel může tento klíč číst i zapisovat.

## Modulace PSK



Obrázek 4-2 Struktura PSK rámce na PHY vrstvě

**Preamble** – střídavá sekvence symbolů 1 a 0 – vyžaduje PLL na bitovou synchronizaci.

**Unique Word** – předdefinovaná sekvence sloužící k zahájení PHY rámce – slovo obsahuje informaci o SNR.

**Mode** – slouží pro detekci režimu PSK pro korektní příjem fyzických SDU.

**Physical SDU** – užitečné data přenášené na fyzické vrstvě – jeho délka je vždy uvedena v prvním bytu.

klíčování	symb. rychlost [baud]	počet bitů na symbol	bitová rychlost [b/s]
B-PSK	9 600	1	9 600
Q-PSK	9 600	2	19 200
8-PSK	9 600	3	28 800
B-PSK coded	9 600	½	4 800
Q-PSK coded	9 600	1	9 600
B-PSK coded PNA	9 600	¼	2 400

Tabulka 4-1 Možné režimy PSK

### Modulace FSK

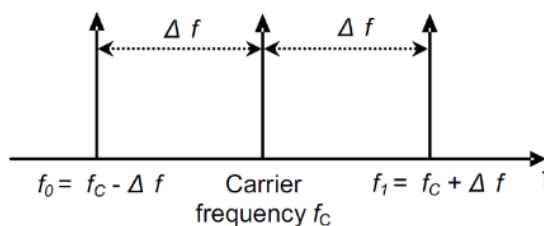
Stavba fyzického rámce pro FSK se liší od PSK rámce tím, že neobsahuje pole Mode. Tedy není možné rozpoznat modulaci, proto musí mít vysílač a přijímač (master, slave) stejnou konfiguraci z hlediska přenosové rychlosti, frekvenční odchylky a unikátního slova.

klíčování	symb. rychlost [baud]	počet bitů na symbol	bitová rychlost [b/s]
FSK @ 1200	1 200	1	1 200
FSK @ 2 400	2 400	1	2 400
FSK @ 4 800	4 800	1	4 800
FSK @ 9 600	9 600	1	9 600

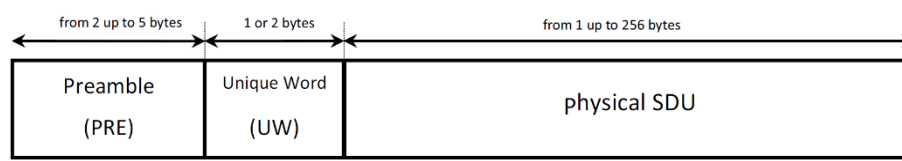
Tabulka 4-2 Možné režimy FSK

Frekvenční odchylka  $\Delta f$  je k dispozici pouze u FSK komunikace. Je definovaná podle *Rovnice 1* a znázorněna ve spektru na *obrázku 4-4*.

$$\Delta f = \frac{\text{symp\_rate}}{2} \cdot \text{dev\_factor} [\text{Hz}] \quad (1)$$



Obrázek 4-3 Obsazené spektrum



Obrázek 4-4 Struktura FSK rámce na PHY vrstvě

Podpole FSK rámce nesou stejný význam jako u rámce PSK.

### Jedno/dvou-kanálový režim

Čip ST7580 nabízí dvojí nastavení kanálu pro vysílání a příjem zvlášť při dodržení několika podmínek.

- minimální hodnota nosné 9 kHz
- maximální hodnota nosné pro vysílání 250 kHz
- maximální střední frekvence podle  $\frac{f_1+f_2}{2} = 249,99 \text{ kHz}$
- maximální frekvenční rozdíl  $f_1 - f_2 = 38,46 \text{ kHz}$

Přenos probíhá v jednom okamžiku vždy jen na jednom kanálu. Je možné použít jakýkoliv typ modulace a přijímač je nezávislý na režimech jedno/dvou kanál.

V jedno-kanálovém režimu přijímač naslouchá vysoké frekvence (tedy nosné z vyšší frekvencí). Nosné z nižší frekvencí jsou ignorovány.

Ve dvou-kanálovém režimu přijímač naslouchá oba kanály. Pokud detekuje platný rámec, poslech na druhém kanálu zastaví.

režim příjmu	vysoký kanál	nízký kanál
jedno-kanál	žádná PSK	–
	všechny PSK	–
dvou-kanál	4 800	žádná PSK
	$\text{FSK} \leq 2\,400 \text{ baud}$	žádná PSK
	žádná PSK	$\text{FSK} \leq 2\,400 \text{ baud}$

Tabulka 4-3 Povolené kombinace nastavení přijímače jedno/dvou-kanálu

Při dosavadním testování i dalším vývoji, se prozatím nepočítá s použitím dvou-kanálového režimu.

## 4.2 EVALST7580-1

Pro testování čipu ST7580 byl použit vývojový kit výrobce. Tento kit, jehož řídící MCU obsahuje firmware dodávaný výrobcem pro obsluhu jednotlivých funkcí čipu. Pomocí dodávaného grafického rozhraní v podobě software, byly funkce testovány z PC. Rozhraní umožňuje nastavení všech dostupných parametrů čipu.

Kit tvoří dva celky. První tvoří obvody pro ST7580 a obvody pro hostitele:

- obvodové zapojení PLC čipu ST7580
  - analogové obvody pro PLC
    - aktivní filtr pro vysílání
    - pasivní filtr pro příjem
    - vazební člen injektující data do elektrické sítě
    - detektor průchodu nulou v elektrické síti
  - indikační LED diody
  - resetovací tlačítko

- obvodové zapojení MCU STM32F103CBT6
  - periferní prvky
    - konektor a slot pro  $\mu$ SD kartu
    - USB rozhraní – CN4 mini-USB konektor pro připojení PC
    - vyvedená komunikační rozhraní MCU
      - UART
      - I<sup>2</sup>C
      - JTAG k programování a debuggování software MCU
  - indikační LED diody
  - uživatelsky definovatelné tlačítka a reset

V první fázi projektu byly ověřeny možnosti komunikace mezi dvěma vývojovými deskami. Využitím dodávaného software a výchozího firmware obou osazených čipů. Po ověření a prostudování veškerých parametrů, byla prostudována reálná komunikace mezi MCU a čipem ST7580.

K tomuto účelu byl použit logický analyzátor PLA8-1. Tento měřicí nástroj posloužil pro přesné monitorování logické komunikace. Některé základní parametry analyzátoru a podporovaná analyzovaná rozhraní jsou uvedeny v *tabulce 4-4*.

specifikace	běžná analyzovaná rozhraní
max. počet analyzovaných kanálů: 8	UART (RS232 TTL)
max. vzorkovací frekvence – 24 MHz	I2C
rozhraní USB port	012S / PCM
1,8 až 5 V úrovněová logika	1-Wire
odolnost vůči 12 V na vstupech	Modbus
záznam až 10 GS	SPI
čtyři trigger pro libovolný kanál	CAN
volitelný pre-trigger až 1 GS	Manchester

Tabulka 4-4 Logický analyzátor

Byla monitorována komunikace v několika konfiguracích definovaných modemem. Princip komunikace je konkrétně popsán dále v textu.

Druhý celek tvoří modul, který vytváří potřebné napájecí potenciály s označením ALTAIR04-900. [19] Tento modul není nutné za účelem tohoto textu více představovat. V *kapitole 6–1* je mimo jiné popsána realizovaná napájecí část prototypového zapojení.

### 4.3 STM32F0Discovery

Pro řízení čipu ST7580 v rámci prvotního testování vyvíjeného firmware, byl zvolen mikroprocesor rodiny F0 s označením STM32F051R8T6, od společnosti STMicroelectronics. Tento MCU je v testovací sestavě využit v podobě vývojového kitu STM32F0Discovery. Jedná se o populární a rozšířenou vývojovou desku, která disponuje několika vlastnostmi. Účel této kombinace (testovací sestavy) bylo vytvořit nadřazený systém, ověřit funkčnost externí obsluhy modemu a vytvoření základních prvků pro funkční komunikaci po elektrickém vedení v rámci firmware.

Obsahuje externí programátor ST-Link/V2 přímo s piny SWD, dvojicí indikačních LED

diod, uživatelsky programovatelné tlačítko, resetovací tlačítko a má vyvedeny veškeré vývody procesoru na piny.

### **4.3.1 STM32F051C8T6**

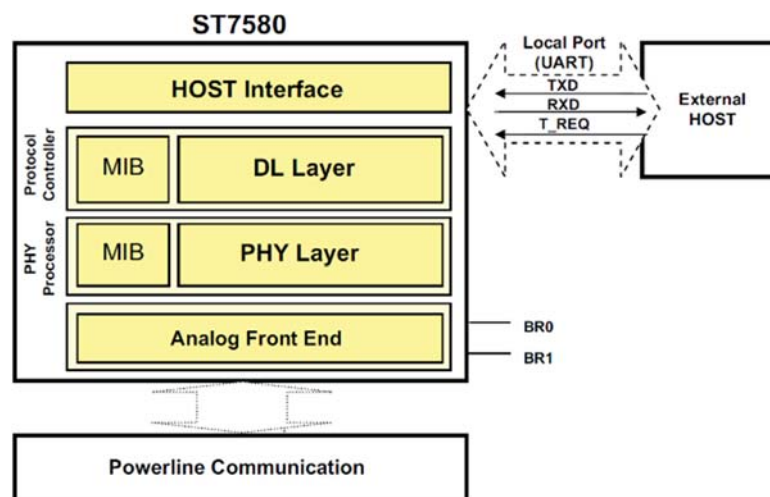
Mikrokontrolér obsahuje jádro 32-bitové výpočetní jádro typu ARM – Cortex–M0.

Základní specifikace [28]:

- max. pracovní kmitočet až 48 MHz
- paměti
  - 64 kb flash úložiště
  - 8 kb paměti typu SRAM
- napájecí požadavky
  - 2 – 3,6 V
- interní krystal o frekvenci 8 MHz
- 5-kanálové DMA
- 1x 16. kanálový AD (1xjedno-kanálový DA) převodník s rozlišením 12-bitů
- 11 různých časovačů
- obvod reálného času (RTC)
  - komunikační rozhraní: 2x I<sup>2</sup>C; 2x USART; 2x SPI

## 5 POPIS KOMUNIKACE ST7580 S OKOLÍM

Komunikace čipu je principiálně zobrazena na *obrázku 5-1*. Jak bylo uvedeno výše, čip ST7580 poskytuje externímu hostiteli kompletní služby fyzické vrstvy a některé služby vrstvy linkové. Tyto procesy se dějí přes rozhraní UART v kombinaci s linkou T\_REQ. Provozní rychlost sériové komunikace je konfigurovatelná nastavením kombinací logických úrovní na pinech BR0 a BR1. Možné rychlosti jsou 9 600, 19 200, 38 400 a 57 600 baudů.

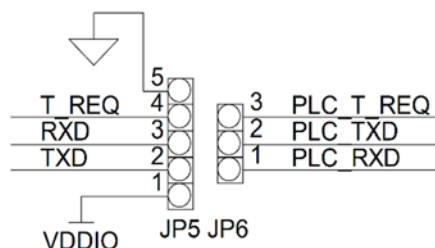


Obrázek 5-1 Struktura ST7580 a komunikace s okolím [27]

Komunikační linky asynchronní sériové komunikace, jsou kříženy k procesoru STM32F0. Toto propojení je jediná možnost jak pracovat s čipem ST7580.

Data přenášená hostitelem k modemu ST7580 a naopak, musí splňovat definovaná pravidla nastavené PLC čipem. Jedná se o dodržení jak rámcových pravidel, tak několika vymezených časových intervalů pro externího hostitele. Díky těmto definicím je tak celková komunikace ošetřena proti kolizím, neurčitým stavům a podporuje ověřování přenášených dat.

Na *obrázku 5-2* jsou znázorněny vyvedené komunikačních linek PLC modemu a hostitelského MCU. Je možné tyto linky propojit a využívat tak osazený MCU vývojového kitu, nebo je možné připojit externí systém pro řízení. Tato možnost byla realizována v rámci testovací sestavy, kde byl použit uvedený Discovery kit.



Obrázek 5-2 Vyvedené komunikační linky modemu ST7580 a externího hostitele

Linka **TXD** – UART vysílací pin čipu ST7580

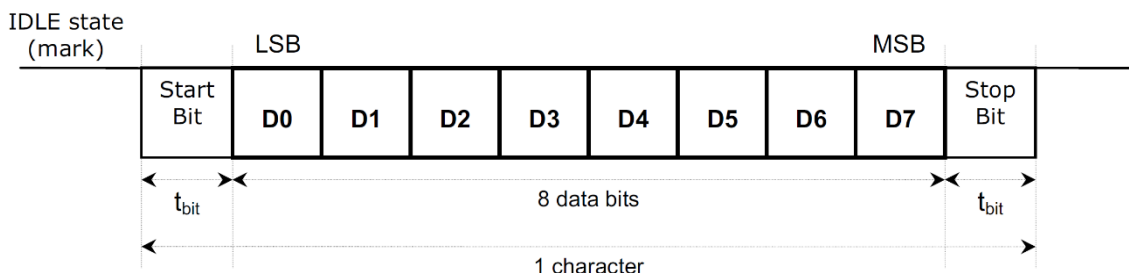
Linka **RXD** – UART přijímací pin čipu ST7580



Linka **T\_REQ** – pin čipu ST7580 pro zahájení komunikace s nadřazeným systémem

## 5.1 Rámcová lokální komunikace

Jak bylo výše uvedeno komunikace mezi hostitelem a PLC čipem probíhá přes rozhraní UART. Také bylo uvedeno, že tato komunikace podléhá několika definovaným pravidlům, která je nutné dodržet pro korektní běh systému. Jedno z nich říká, že přenášená data jsou složená ze symbolů. Formát symbolu daná podle *obrázku 5-3*. [27]



Obrázek 5-3 Formát přenášeného symbolu

Další pravidla tvoří definovaný protokol, který implementuje strukturu rámce, tzv. lokálního rámce (*obrázek 5-4*). [27]

STX (1 bajt)	délka (1 bajt)	příkazový kód (1 bajt)	data (0 - 255 bajt)	kontrolní součet (2 bajt)
-----------------	-------------------	---------------------------	------------------------	------------------------------

Obrázek 5-4 Struktura lokálního rámce

Rámec tvoří několik polí, kterých délky jsou konstantní, kromě pole „data“.

První pole („STX“) je oddělovač. Nabývá vždy hodnoty 0x02 v případě nové zprávy. V případě opakovaného vysílání, je jeho hodnota 0x03. To slouží k identifikaci kolize nebo chyby, kterou je takto možné detekovat. Další automatické opakování ze strany PLC čipu není možné, bez vyžádání hostitele.

### 5.1.1 Validace lokálních zpráv

Aby bylo možné správně rozpoznávat korektní zprávy, využívá se dvou metod. První vychází z informace o délce paketu. Jelikož celková délka může být proměnná, druhé pole („délka“) podává informaci o bitovém součtu pole „data“. Což následně poslouží k posouzení korektního rámce.

Druhá metoda slouží k rozpoznání korektně vysílaného rámce na základě dovolených časových prodlev. Jedná se o tři časové intervaly:

- **T<sub>SR</sub>** – modem očekává příjem lokálního rámce
- **T<sub>ACK</sub>** – hostitel musí přijat potvrzení ze strany modemu
- **T<sub>IC</sub>** – maximální prodlevy mezi symboly

Pomocí těchto metod je tedy vždy známá jak celková délka zprávy, tak platnost přenesených dat. Na posledním místě rámce, je informace o kontrolním součtu. Ten je numericky

definován jako bitový součet polí „délka“ + „příkazový kód“ + „data“. Tímto způsobem je vždy zkontrolována každá zpráva pro ověření jednoznačnosti přenášených dat.

### 5.1.2 Příkazové kódy

Třetí pozice lokálního rámce nese tzv. „příkazový kód“ který definuje strukturu dat v poli „data“. Jedná se o nejzásadnější pole z hlediska účelu komunikace. Existují čtyři typy příkazových kódů:

- **Příkazy žádostí** – odesílá hostitel čipu ST7580 jako žádost o spuštění
- **Příkazy potvrzení** – odesílá čip ST7580 hostiteli, jako potvrzení korektního provedení předchozího požadavku
- **Příkazy chyb** – odesílá čip ST7580 hostiteli, jako odpověď na předchozí požadavek v případě, že nebyl proveden, anebo v průběhu vykonávání došlo k chybě
- **Příkazy indikací** – odesílá čip ST7580 hostiteli, informují o datech přijatých z elektrické sítě a upozorňují na reset zařízení

Čtvrté pole lokálního rámce obsahuje data, které můžeme rozdělit na dvě skupiny.

První skupina – několik prvních bajtů (v závislosti na kódu) - nesou informace příslušící struktuře jednotlivých příkazových kódů. Takto je určený účel komunikace. Je definovaná řada příkazů pokrývajících veškeré možnosti čipu. Každému kódu jednotlivých příkazů podléhá soubor definic, které je potřeba korektně sestavit. Druhá skupina nese uživatelsky zvolená data, která tvoří vytvořený aplikační protokol (aplikační protokol popsán v kapitole 7.1.4) na kterém je postavené přenášení dat na ovládání celého systému, adresaci více uzlů, přiřazení funkce daného uzlu – od ovládacího panelu, po koncový prvek (aktor).

skupina	příkaz žádosti	kód
Reset	BIO_ResetRequest	0x3C
MIB	MIB_WriteRequest MIB_ReadRequest MIB_EraseRequest	0x08 0x0C 0x10
Ping	PingRequest	0x2C
Data	PHY_DataRequest DL_DataRequest SS_DataRequest	0x24 0x50 0x54

Tabulka 5-1 Příkazy žádostí

skupina	příkaz chyby	kód
Reset	BIO_ResetError	0x3F
MIB	MIB_WriteError MIB_ReadError MIB_EraseError	0x0B 0x0F 0x13
Data	PHY_DataError DL_DataError SS_DataError	0x27 0x53 0x57
Syntax error	CMD_SyntaxError	0x36

Tabulka 5-2 Příkazy chyb

skupina	příkaz potvrzení	kód
Reset	BIO_ResetConfirm	0x3D
MIB	MIB_WriteConfirm MIB_ReadConfirm MIB_EraseConfirm	0x09 0x0D 0x11
Ping	PingConfirm	0x2D
Data	PHY_DataConfirm DL_DataConfirm SS_DataConfirm	0x25 0x51 0x55

Tabulka 5-3 Příkazy potvrzení

skupina	příkaz indikace	kód
Reset	BIO_ResetIndication	0x3E
Data	PHY_DataIndication DL_DataIndication DL_SnifferIndication SS_DataIndication SS_SnifferIndication	0x26 0x52 0x5A 0x56 0x5E

Tabulka 5-4 Příkazy indikací

Ke vzorovému příkladu sestavení zprávy poslouží nejjednodušší varianta pro ověření komunikace s čipem ST7580 – vyčtení verze firmware PLC čipu (*kapitola 5.2*). Nicméně k tomuto úkonu je nutné znát strukturu integrovaného systému v čipu. Jedná se o definovaný prostor buněk, kde je operováno s daty, za účelem konfigurace, kontroly, ověření stavů, zasílání dat a také čtení firmware.

### 5.1.3 MIB objekty

Firmware PLC čipu ST7580 implementuje systém uchovávající parametry systému, ke kterým může externí hostitel přistupovat – data lze číst, zapisovat a upravovat (podle typu objektu) – právě za pomoci příkazových kódů v *tabulkách 4-5 až 4-7*. [27]

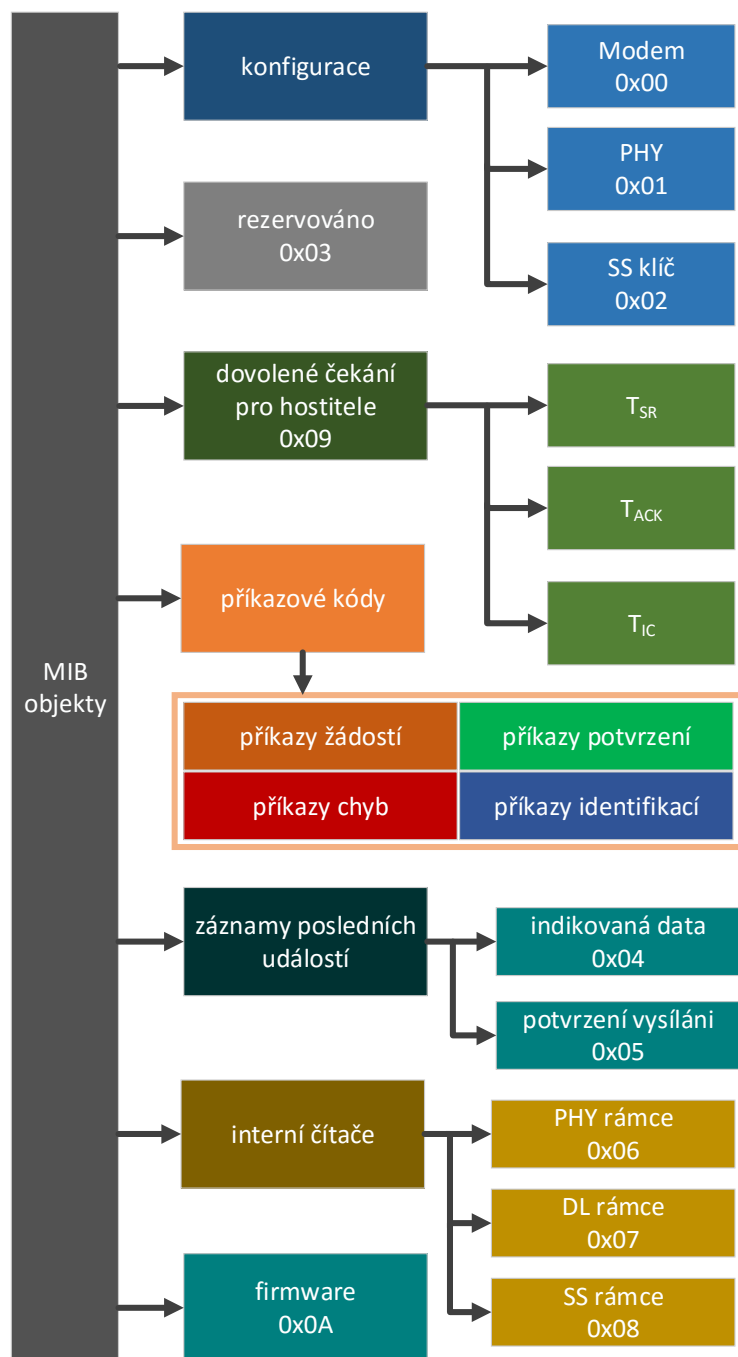
index	název	výchozí hodnota	délka [B]	R/W/E
0x00	Modem configuration	0x11	1	R/W
0x01	PHY configuration	0x014FF00119400E15000002359B58	14	R/W
0x02	SS key	0x00000000000000000000000000000000	16	R/W
0x03	Reserved	0x00	1	R
0x04	Last data indication	0x00000000	4	R
0x05	Last TX confirm	0x0000000000	5	R
0x06	PHY_Data	0x00000000000000000000	10	R/E
0x07	DL_Data	0x0000000000000000	8	R/E
0x08	SS_Data	0x00000000000000000000	10	R/E
0x09	Host interface timeout	0xC8280A	3	R/W
0x0A	Firmware version	0x00420097	4	R

Tabulka 5-5 Základní MIB objekty

Tento systém je realizován pomocí MIB (Management Information base). MIB popisuje sadu

objektů, které jak je přibliženo níže, slouží k uchovávání konfigurace a definic jednotlivých příkazů nebo záznamy posledních událostí. Tento typ databáze je přirovnatelný ke standartní databázi, jelikož je definovaná jak struktura, tak formát dat.

MIB objekty tvoří jako celek prostředí pro celkovou správu systému. Je členěn podle diagramu na *obrázku 5-5*.



Obrázek 5-5 Struktura MIB objektů

Prvek „konfigurace“ tvoří základní objekty sloužící k základní konfiguraci systému. Pro pochopení principu realizace není nutné popisovat významy parametrů na bitové úrovni.

Jako významný příklad kompletního popisu je uveden pouze objekt sloužící k nejnižší

konfiguraci čipu s indexem 0x00, v *tabulce 4-10*. Z tabulky je jasné jaký význam nesou jednotlivé bity. Stejným způsobem jsou definované veškeré MIB objekty PLC čipu ST7580.

#### Objekt konfigurace modemu 0x00

bajtový index	bitový index	název	popis a možné hodnoty	výchozí hodnota
0	0 – 1	<b>režim přístupu</b>	<i>aktivní vrstva pro příjem rámců</i> 0: PHY vrstva (fyzická vrstva) 1: DL vrstva (linková vrstva) 2: SS vrstva (bezpečnostní vrstva)	1
0	2	<b>režim Sniffer</b>	<i>aktivace příznaku Sniffer (aktivní pouze na DL a SS vrstvě)</i> 0: neaktivní    1: aktivní	0
0	3 – 4	<b>délka CRC</b>	<i>délka CRC v DL rámcích a zarovnání</i> 0: 1 bajt (CRC-8) 1: 2 bajty (CRC-16), big endian 2: 4 bajty (CRC-32), little endian 3: 4 bajty (CRC-32), big endian	2
0	5	<b>rezerv.</b>	vždy rovno "0"	0
0	6	<b>volba výpočtu CRC</b>	<i>pole DL rámce, které je součástí CRC výpočtu (aktivní pouze na DL a SS vrstvě)</i> 0: výpočet CRC z užitečných dat DL rámce 1: výpočet CRC z užitečných dat DL rámce a délky PHY	0
0	7	<b>nevyužito</b>	nepoužitá hodnota	0

Tabulka 5-6 MIB objekt - Konfigurace modemu

## 5.2 Příklad sestavení rámce

Podle *tabulky 4-11* je známý index daného MIB objektu, kde je uložena verze firmware. Pro zjištění verze firmware je zapotřebí data pouze vyčíst z MIB objektu 0x0A. Na to slouží příkazový kód 0x0C. Objekt 0x0A nevyžaduje žádné další parametry, takže výsledný rámec bude vypadat takto:

<b>STX</b> <b>0x02</b>	<b>délka</b> <b>0x01</b>	<b>příkazový kód</b> <b>0x0C</b>	<b>data</b> <b>0x0A</b>	<b>kontrolní součet</b> <b>0x17; 0x00</b>
---------------------------	-----------------------------	-------------------------------------	----------------------------	--

Obrázek 5-6 Příklad vyslaného lokálního rámce

Aby bylo možné takto sestavenou zprávu odeslat, je nutné si vyžádat komunikaci s PLC čipem. K tomu slouží linka T\_REQ, kterou je zapotřebí nastavit na nízkou úroveň. V moment kdy ST7580 registruje změnu úrovně, odpovídá hostiteli o jejím stavu podle *tabulky 4-11*.

bajtový index	bitový index	název	možné hodnoty
0		První bajt statusu	<b>0x3F</b>
1	0	Status konfigurace	<b>0:</b> Automatická rekonfigurace proběhla <b>1:</b> Automatická rekonfigurace proběhla s chybami, anebo alespoň je hodnota MIB (00h; 01h; 02h) nezměnila svoji výchozí hodnotu po startu
1	1	Status vysílání	<b>0:</b> ST7580 nevysílá data do el. sítě <b>1:</b> ST7580 vysílá data do el. sítě
1	2	Status přijímání	<b>0:</b> ST7580 nepřijímá data do el. sítě <b>1:</b> ST7580 přijímá data do el. sítě
1	3-4	Aktivní vrstva	<b>0:</b> PHY vrstva <b>2:</b> SS vrstva <b>1:</b> DL vrstva <b>3:</b> ST7580 není nakonfigurován
1	5	Příznak proudového přetížení	<b>0:</b> žádný příznak přetížení v posledním přenosu <b>1:</b> při posledním přenosu byl vygenerován příznak proudového přetížení
1	6-7	Odhadovaná teplota	<b>0:</b> $T < 70\text{ °C}$ <b>2:</b> $100\text{ °C} < T < 125\text{ °C}$ <b>1:</b> $70\text{ °C} < T < 100\text{ °C}$ <b>3:</b> $T > 125\text{ °C}$

Tabulka 5-7 Zprávy o stavech ST7580

Pokud modem v daný moment nevysílá, nepřijímá, nebylo zaznamenáno proudové přetížení a nebyl překročen teplotní limit  $125\text{ °C}$ , modem je připraven přijat a zpracovat nový příkaz. V tomto případě je vyslána zpráva na *obrázku 5-7*. Nutno podotknout že objekt 0x09 obsahuje po konfiguraci informace o dovozených časových intervalech pro hostitele. Pokud proces odesílání splňuje tyto podmínky, po korektním přijetí dat modemu, odesílá potvrzovací zprávu ACK (acknowledgement) v podobě jednoho symbolu, 0x06. V opačném případě zasílá NAK (not acknowledgement) v podobě jednoho symbolu, 0x15. Pokud byla dále zpráva zpracována a úspěšně vykonána, modem odpovídá zprávou s příkazovým kódem 0x0D (MIB\_ReadConfirm), po kterém následuje obsah, původně žádaného (čteného) objektu s indexem 0x0A. Tedy kompletní lokální rámec vypadá takto:

STX	délka	příkazový kód	data	kontrolní součet
0x02	0x04	0x0D	0x00   0x42   0x00   0x97	0xEA   0x00

Obrázek 5-7 Příklad přijatého lokálního rámce

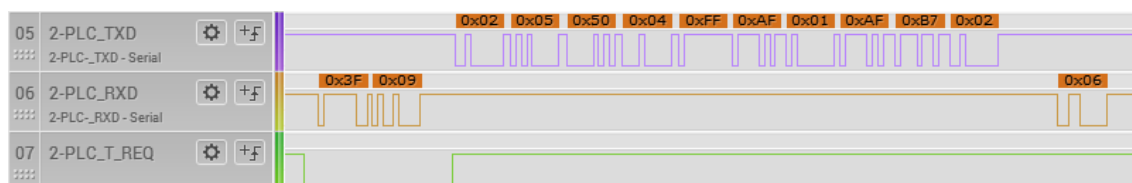
Po úspěšném přijetí a vyhodnocení rámce jako korektního, je modemu zasláno potvrzení v podobě ACK. V případě kdy je zasláno NAK, nebo potvrzení zasláno není anebo je překročen čas  $T_{ACK}$ , modem rámec vysílá znova, ale oddělovač „STX“ je roven 0x03.

Tímto procesem byla dosažena komunikace s čipem ST7580. Ve všech případech je každý další účel komunikace postavený na totožném principu, pouze s rozdílem komplikovanosti a složitosti vyžadovaných dat.

## 5.3 Ukázka reálné komunikace s čipem ST7580

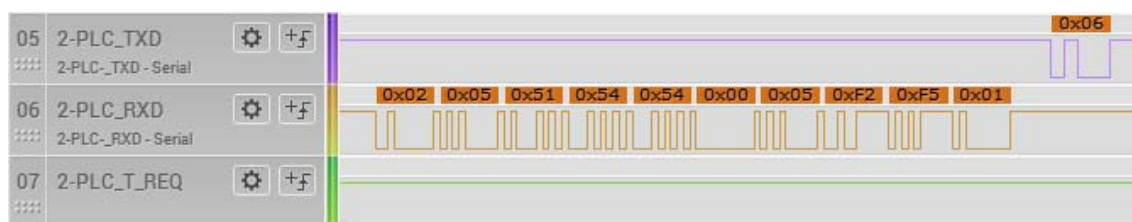
Jako demonstrace testovací sestavy slouží logická analýza komunikace master-slave (vysílání a příjem dat do a z napájecího vedení). Systém je spuštěn uživatelským tlačítkem Discovery kitu mastera, čímž je spuštěn proces lokální komunikace, včetně konfigurace a následného požadavku k odeslání dat do sítě s implementovaným vlastním aplikačním protokolem. Komunikace byla monitorována na obou zařízeních, na pinech PLC kitu v místě propojení obou čipů, podle *obrázku 5-2*.

*Obrázek 5-9* ukazuje zahájení komunikace nízkou úrovní na pinu T\_REQ, na co modem reaguje stavem, že je připraven zpracovat novou žádost. Modemu je zaslána zpráva linkou TXD. Modem následně odpovídá ACK, což znamená, že data korektně přijal a rozpoznal.



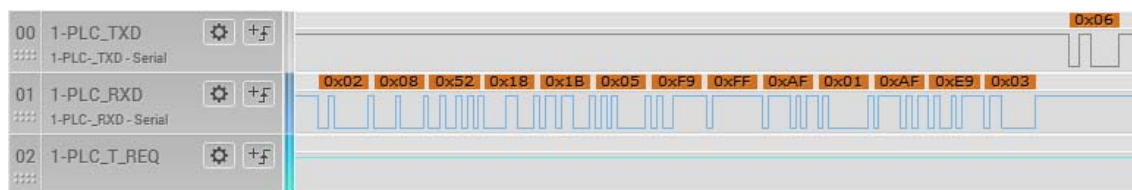
Obrázek 5-8 Master vysílá modem

Po zpracování dat modem odesílá potvrzovací zprávu zobrazenou na *obrázku 5-10* na linku RXD. Po přijetí dat hostitelem, hostitel data zkontroluje a odesílá potvrzení ACK.



Obrázek 5-9 Master přijímá od modemu

Lokální komunikace mastera proběhla korektně, tzn. definovaná data, byla odeslána do elektrické sítě. Hostitel jednotky slave obdrží indikační zprávu (*obrázek 5-11*) s přenášenými daty od mastera, která po zpracování změní úroveň definovaného výstupního GPIO pinu.



Obrázek 5-10 Slave přijímá od modemu

## 6 NÁVRH A REALIZACE HARDWARE

V rámci práce byla realizována dvojice prototypových vývojových desek, které měli za cíl ověřit koncept konstrukce, který by bylo možné ve finálním provedení vsadit do elektro instalační krabice KU-68 nebo jiných krabic pod vypínač pod omítku. Čili požadované výsledné rozměry jsou tímto značně omezeny. Nicméně v textu práce je popsán návrh prototypových zařízení pro vývoj.

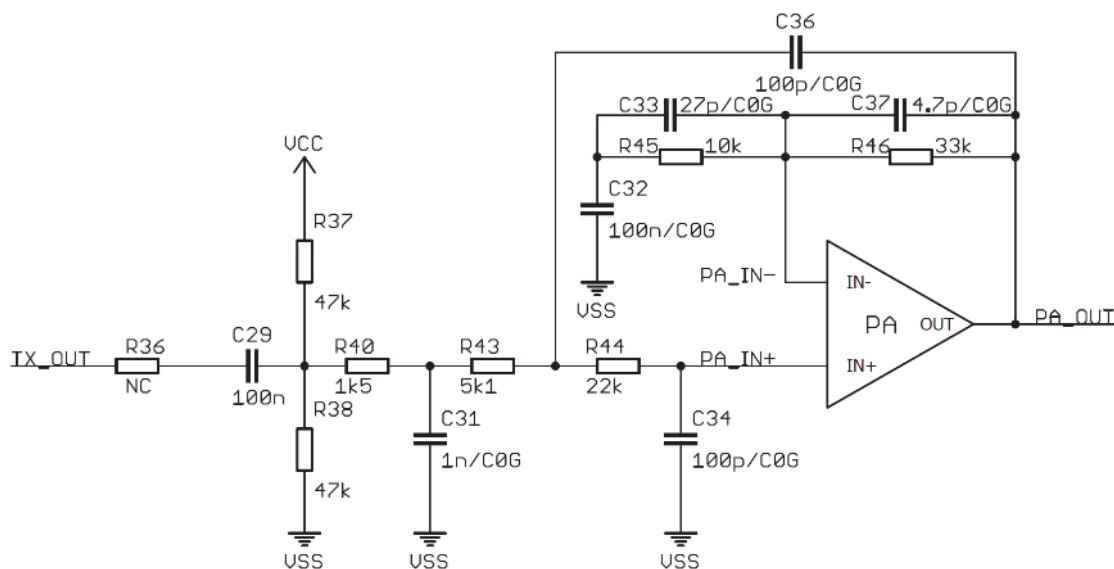
### 6.1 Schémata zapojení

Navržená schémata zapojení prototypu tvoří několik částí. Hlavní částí tvoří obvodová zapojení vybraných čipů ST7580 a STM32F051. Kompletní zapojení samotných integrovaných obvodů není nutné v textu nijak blíže popsáno, jelikož se jedná o základní zapojení. Kompletní schéma zapojení je v příloze B. Celé zapojení je přizpůsobeno pro komunikaci po jednofázové napájecí síti 230V/50Hz.

Obvodová zapojení, které jsou zde uvedeny jsou analogové obvody pro zpracování signálu PLC modemem. Jedná se o aktivní vysílací filtr, pasivní přijímací filtr a vazební člen připojení do střídavé sítě 230 V/50 Hz. Je uvedeno zapojení detektoru průchodu nulou v napájecí síti.

Další navržený obvod tvoří napájecí část prototypového modemu. Krátce jsou také popsány možné varianty aktořů se kterými koncept systému uvažuje spolupráci.

#### Vysílací aktivní filtr



Obrázek 6-1 Vysílací filtr

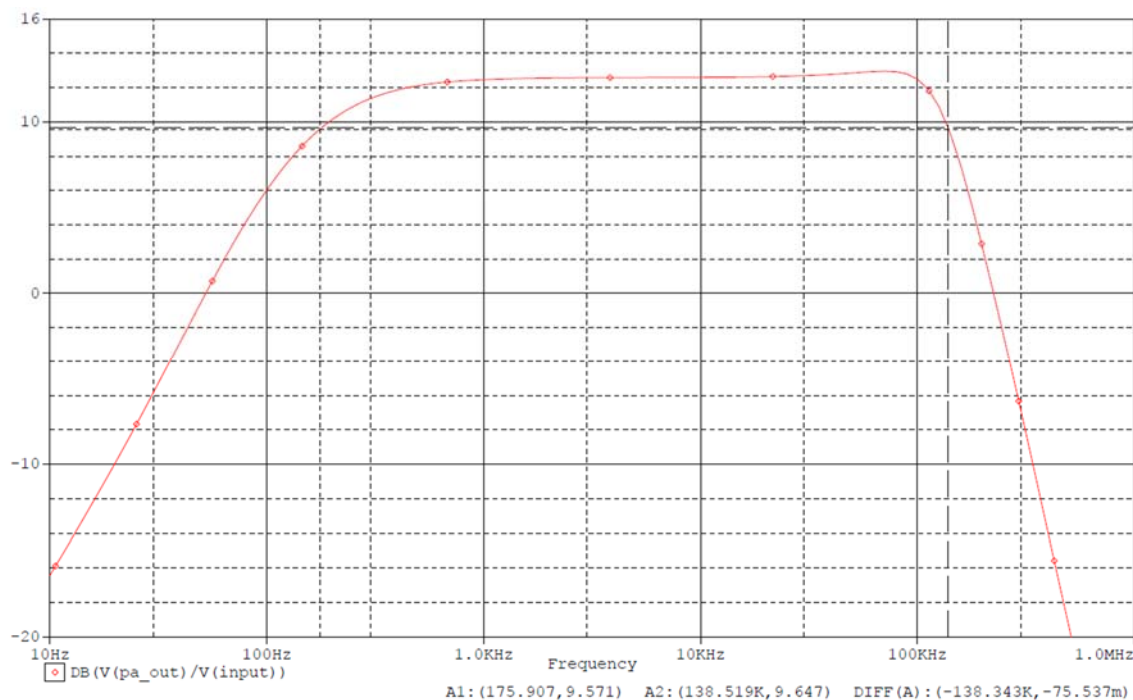
Zapojení na obrázku 6-1 je realizovaná pásmová propust kde kmitočtový filtr tvoří horní propust prvního řádu a dolní propust 2 řádu Sallen-Key.

Ze simulace na obrázku 6-2 vyplývá, že horní propust má pokles cca 20 dB/dek a dolní propust druhého řádu cca 40dB/dek.

Mezní kmitočty jsou pro horní propust cca 176 Hz a pro dolní kmitočet cca 139 kHz.

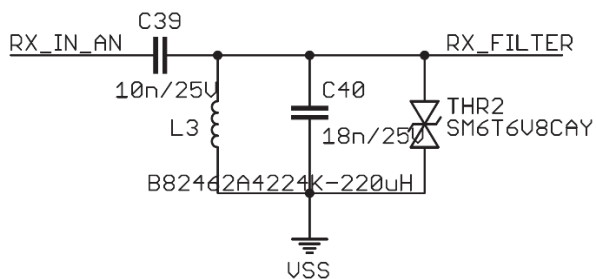


Pro filtr vysílaného signálu byla simulována přenosová frekvenční charakteristika v prostředí PSpice.



Obrázek 6-2 Simulace aktivního vysílacího filtru

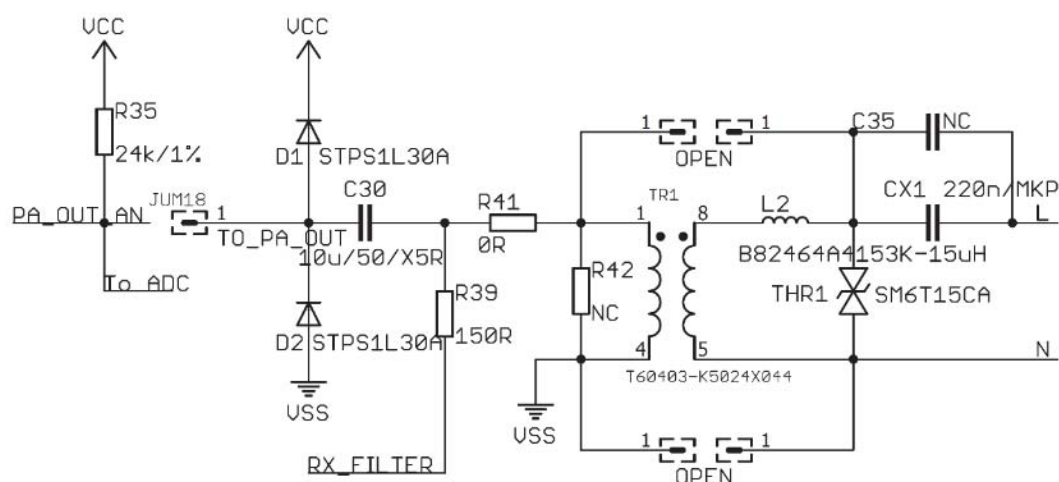
### Přijímací pasivní filtr



Obrázek 6-3 Přijímací filtr

Přijímaná data ze sítě jsou před zpracováním filtrována pasivním filtrem tvořeného z paralelního rezonančního obvodu LC s připojením sériovým odporem na vstupu (R39 na obrázku 6-3) referenční měření je uvedeno v katalogu výrobce.

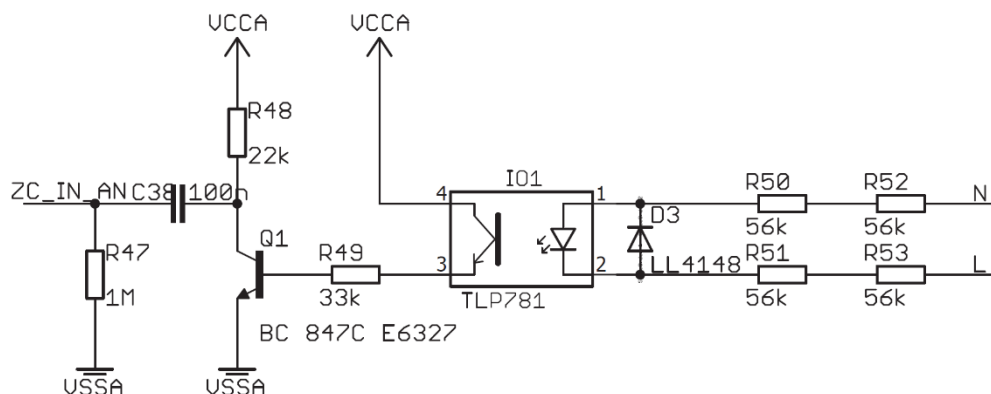
## Vazební člen



Obrázek 6-4 Vazební člen

Pomocí vazebního členu je celé zapojení galvanicky odděleno od střídavé sítě a přes CX1 a L2 jsou data vysílány a přijímány z elektrické sítě.

## Detektor průchodu nulou



Obrázek 6-5 Detektor nuly

PLC modem může komunikovat efektivněji díky zamezení komunikace v době, kdy se může objevit špičkové napětí. Čip ST7580 má vyvedenou linku právě pro tento účel, kam je možné připojit signalizaci o průchodu napětí nulou. K tomu slouží jednoduchý detektor v podobě optočlenu v kombinaci s jednocestným usměrňovačem. Tranzistor Q1 zabezpečuje nízkou úroveň a vstupu PLC modemu při průchodu síťového napětí nulou.

## Napájecí zdroj

Požadavky na napájecí proud jsou definovány čipem ST7580 a hostitelským MCU. Tyto hodnoty byly změřeny ve dvou provozních režimech zařízení.

Klidový stav – probíhá lokální komunikace, režim naslouchání dat z elektrické sítě a stav odesílání nebo příjmu dat z elektrické sítě. Změřeny proudový odběr klidového stavu byl cca 50 mA a maximální odběr při vysílání činil 250 mA.

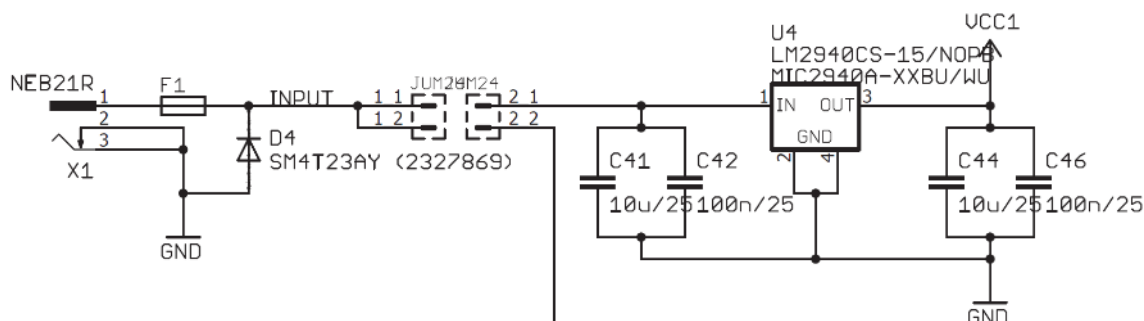
Při výběr komponentů pro vytvoření potřebných stejnosměrných napájení pro funkčnost zařízení, byla uvažována také možnost napájení dalších obvodů, které je možné k prototypové desce modemu připojit jako vstupní nebo výstupní aktor.

Jak bylo výše uvedeno obvod ST7580 vyžaduje napájecí napětí v rozsahu od 8 do 18V pro napájení analogového frontendu, integrovaného v PLC čipu. Požadované napájení logických obvodu čipu je definováno 3.3 až 5.0 V.

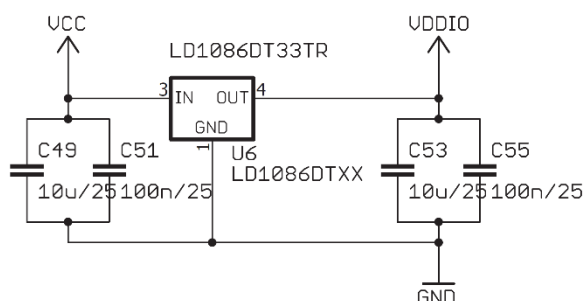
Z důvodu, že napájecí napětí požadované zvoleným hostitelským MCU je v rozsahu 2.6 – 3.3 V. Byly komponenty zvoleny pro vytvoření potenciálů takto:

- Napájení AFE PLC modemu
  - 15 V → LDO regulátor LM2940CS
- Napájení logických obvodu včetně MCU STM32
  - 3.3 V → LDO regulátor LD1086DT33

Vstupní napájení celého zařízení je pak zvoleno externím adaptérem z výstupním napětím 20 V a minimálním výstupním proudem 500 mA.



Obrázek 6-6 Obvodové zapojení větve vytvářející potenciál pro AFE čipu ST7580



Obrázek 6-7 Obvodové zapojení regulátoru pro napájení logických obvodů

## 6.2 Desky plošných spojů

Při návrhu desek plošných spojů bylo za cíl výsledný návrh maximálně minimalizovat (v rámci ručního osazování). Koncept celkového návrhu byl tedy zvolen tak, aby bylo hotové zařízení minimalistického charakteru. Proto byla realizace prototypu z hlediska DPS rozdělena na tři logické moduly.

### 1. Základní deska (host board)

- Hostitelský MCU a základní obvodové zapojení
- jednoduché pomocné obvody určené pro vývoj (LED diody, tlačítka)
- periferie pro funkční provoz PLC modemu

- UART1 pro lokální komunikaci,
- UART2 pro externí komunikaci ze serverem (master) nebo aktorem (slave),
- Volné GPIO piny vyvedené do řady označených kolíků
- Vyvedené měřící body z PLC modulu

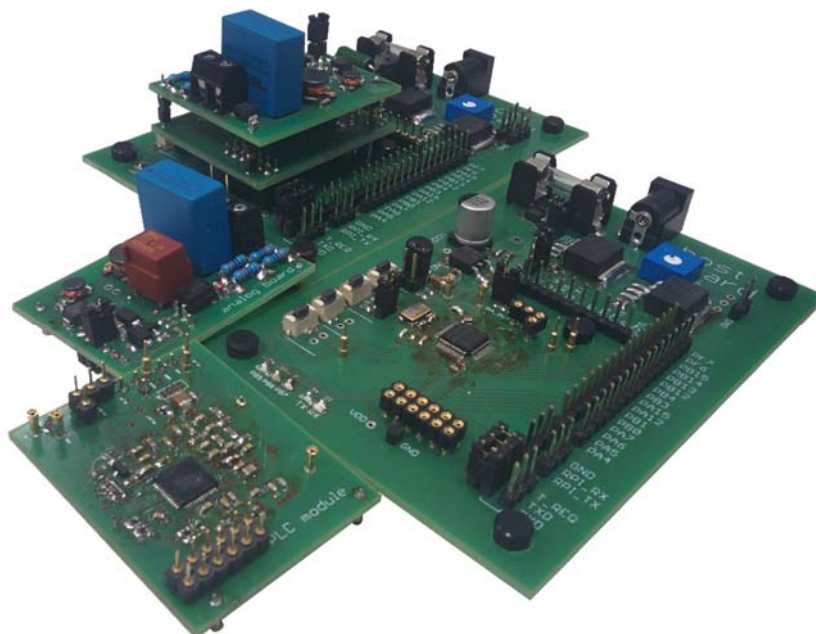
## 2. PLC modul

- Čip ST7580 a potřebné obvodové zapojení pro funkční provoz.
- Zapojení aktivního vysílacího filtru
- Zapojení pasivního přijímacího filtru

## 3. Analog board

- Modul obsahuje potřebné analogové prvky tvořící vazební člen
- Zapojení obvodu pro detekci nuly,
- Konektor pro připojení síťových vodičů L a N

Tyto desky jsou vzájemně propojeny pomocí jednoduchých konektorů (precizní dutinky a kolíky) je uveden seznam vytvořených konektorů. *Obrázek 6–7* ukazuje realizované prototypové desky. Další fotografie jsou v *příloze A* a kompletní návrhy DPS v *příloze D*.



Obrázek 6-8 Ukázka vytvořených zařízení

## 7 FIRMWARE PRO MASTER A SLAVE

Jádro celého software tvoří firmware obsažený v jednotkách master a slave. Jak je výše uvedeno, tento firmware implementuje knihovní funkce pro řízení popsaného PLC čipu ST7580 v procesoru STM32F01C8T6 architektury ARM.

V dalším textu přiblížený funkční části firmware, které zpracovávají externí příkazy (povely) z ovládacího panelu, zpracování těchto povelů pro lokální komunikaci s modemem PLC a vykonání požadovaného povelu (výstupní funkce) adresovaného jednotce slave.

Vytvořený firmware pro obsluhujícího MCU, který implementuje potřebné funkce pro obsluhu modemu z hlediska konfigurace a přenášených zpráv.

Pro vývoj firmware obsluhujícího procesoru STM32F01C8T6, který řídí systém PLC čipu, je použito HAL knihoven (Hardware Abstraction Layer). Ve spojení s těmito knihovnami byl využit software STM32CubeMX, který umožňuje nastavení potřebných periférií procesoru v grafickém rozhraní, a následné generování kostry kódu obsahující zvolené nastavení periférií a dalších funkcí procesoru v jazyce C, s použitím knihovných funkcí HAL.

### 7.1 Popis firmware

Realizovaný software realizuje popsanou komunikaci po elektrickém vedení čipem ST7580. Zahrnuje počáteční inicializaci v podobě nejnižší konfigurace modemu a implementuje vlastní aplikační protokol, který řeší aplikační vrstvu pro řízení koncových členů, tedy nese veškerá data pro ovládání navrhovaného systému. Je implementován také protokol discovery, který na požádání zjišťuje informace o připojených jednotkách slave v síti. V textu dále je popsán základní princip realizované komunikace s modemem a implementace aplikačního protokolu.

Realizovaný aplikační protokol je umístěný v poli „data“ lokálního rámce zvaného „payload“. Data obsažené v tomto místě nijak nesouvisí se samotnou technologií přenosu dat, ale tvoří oddělený aplikační celek, který zpracovává definované povely pro řízení koncových prvků – aktorů.

Struktura firmware je v jádru velmi podobná pro master a jednotky slave. Soubory vytvořeného kódu mastera jsou uvedeny v *tabulce 6-1*. Celkový počet napsaných (použitých) řádků kódu je cca 2000 bez importovaných knihoven jednoho zařízení.

Složka	Soubor
/Dashboard	Dashboard.c
	Dashboard.h
/Inc	hd44780.h
	RingBuffer.h
/Src	hd44780.c
	RingBuffer.c
	main.c
/ST7580	AppCallbacks.c
	AppCallbacks.h
	CmdCodeCallbacks.c
	CmdCodeCallbacks.h
	DiscoveryProtocol.c
	PeriodicActionCallbacks.c
	PeriodicActionCallbacks.h
	ST7580.c
	ST7580.h

Tabulka 7-1 Seznam souborů realizujících firmware

### 7.1.1 AppCallbacks.c

Tento soubor obsahuje kód, který implementuje aplikační protokol. Implementuje proceduru založenou na procházení pole struktur, které obsahuje prvky definované strukturou „AppCmdParserRecordType“.

První prvek, který tvoří identifikátor příkazového kódu (0xAF), který obsahuje symbol daného příkazu.

Druhý a třetí prvek je ukazatel na funkci, která se po nalezení shody obsahu daného identifikátoru s přijatým symbolem příkazového kódu vykoná (0x80 funkce pro zápis, 0x00 funkce pro čtení). Tato struktura tedy definuje obsah procházených řádků v tabulce „sensitivityTable[]“.

Ukázka kódu níže demonstruje definice jednotlivých polí jednoho řádku tabulky „sensitivityTable[]“

```

1. typedef struct
2. {
3.     uint8_t addr;
4.     uint8_t (*pfuncWrite)(void* newValue, uint8_t remLen);
5.     uint8_t (*pfuncRead)(uint8_t addr, uint8_t reqLen);
6. }AppCmdParserRecordType;
```

- **adresa** – identifikátor povelu, který se má provést
- **funkce pro zápis** – ukazatel na funkci, zapisující data pro řízení aktoru
- **funkce pro čtení** – ukazatel na funkci, vyčtení aktuálního stavu aktoru

Toto seskupení tvoří tabulku, která přehledně seskupuje funkce příslušící jednotlivým hodnotám z registru adres, které definují jednotlivé uživatelské povelu

Koncové povelu tvoří konkrétní funkce, které se pomocí identifikátoru a požadovaného módu volají (čtení/zápis) tato informace se nese v horních bitech prvním bajtu aplikačního rámce je vysvětleno v kapitole 7.1.4. Tyto funkce jsou volány ze zmíněné tabulky, která obsahuje na každém řádku pole s identifikátorem, konkrétním názvem funkce pro zápis a název funkce pro čtení jak definuje výše uvedená struktura.

Například registr pro nastavení konkrétního výstupu má hodnotu `APP_ADDR_LED=0xAF` („addr“) a vstupní data pro požadovanou funkci (čtení/zápis) jsou požadovaný stav výstupu.

```
1. AppCmdParserRecordTypedef sensitivityTable[] =
2. {
3.     //{ID povelu , fce pro zápis , fce pro čtení },
4.     {APP_ADDR_LED, AppLedStateChanged, AppLedReadRequested},
5.     {0xFF, NULL, NULL}, // konec tabulky
6. };
```

Rozpoznání povelu obstarává funkce „`AppCmdParser()`“

*Argumenty:* `uint8_t* payload, uint8_t len`

*Funkce nevrací žádná data, pouze po extrakci předá argumenty zvolené funkci*

Funkce povelu již obsahuje konkrétní akci na jednotce slave (sepnutí výstupu).

## 7.1.2 CmdCodeCallbacks.c

Soubor obsahuje volání funkcí podle typu přijatých dat modemem (podle příkazového kódu), které zachovávají zásady korektní lokální komunikace. Další postup je tedy zpracování a vyhodnocení přijatých dat.

```
1. void DL_DataIndicationFunc(uint8_t* payload, uint8_t len)
2.
3. void BIO_ResetIndicationFunc(uint8_t* payload, uint8_t len)
4.
5. void PHY_DataIndicationFunc(uint8_t* payload, uint8_t len)
6.
7. void DL_SnifferIndicationFunc(uint8_t* payload, uint8_t len)
8.
9. void SS_DataIndicationFunc(uint8_t* payload, uint8_t len)
10.
11. void SS_SnifferIndicationFunc(uint8_t* payload, uint8_t len)
```

### 7.1.3 ST7580.c

Jedná se o hlavní soubor knihovních funkcí, který realizuje lokální komunikaci, což zahrnuje inicializaci, konfiguraci modemu, dotazování se vše jednotek slave a odesílání požadovaných dat. Veškeré funkce, korespondující mimo jiné s uvedenými pravidly popsanými v kapitole 5, pro řízení integrovaného systému v čipu ST7580.

#### Konfigurace a lokální komunikace

Aby bylo možné uskutečnit komunikaci, je nutné provést alespoň jednou základní konfiguraci zvolených objektů, kterým bude následně přizpůsobena komunikace systému. Jak je uvedeno v blokovém diagramu MIB objektů na obrázku 3-10, jsou to objekty s indexy:

- **0x00** pro konfiguraci modemu (*tabulka 3-10*)
- **0x01** pro konfiguraci fyzické vrstvy a doplňkových nastavení
- **0x02** pro definici šestnácti bajtového bezpečnostního klíče

Konfigurace firmware vyvinutého pro testovací sestavu definuje komunikaci s těmito parametry objektu 0x00:

- *Režim přístupu* – linková vrstva PLC modemu
- *Režim Sniffer* – vypnutý
- *Délka CRC* – 4 bajty s principem řazení „little-endian“
- *Rezervový bit* – hodnota 0
- *Výpočet CRC* – užitečná data DL rámce
- *Nepoužitý bit* – hodnota 0

Obsah objektu 0x01 pro konfiguraci fyzické vrstvy obsahuje celkem 14 bajtů, definujících 20 parametrů, stejným stylem jako objekt 0x00. Jedná se například o nastavení nosných frekvencí jednotlivých kanálů, aktivního kanálu pro příjem dat, příznaku proudového přetížení, vysílacího výkonu a dalších parametrů, které budou podrobně rozebrány. Nutno také podotknout, že konfigurace jednotek master a slave musí korespondovat.

Po resetu MCU se zpravidla vykoná inicializační sekvence, která definuje konfiguraci MIB objektů a poskytuje modemu hardwarovou podporu hodinového signálu pro analogovou část o frekvenci 8 MHz pro jeho plný provoz.

Všechny potřebné postupy realizuje níže uvedená funkce, která pro kontrolu vrací stav o vykonání celé inicializace v případě chyby je inicializace opakována.

```
1. int ST7580init (void)
```

Další významné funkce tvoří funkční celky, které obsahují další pomocné funkce, pro korektní komunikaci s modemem za účelem odesílání a přijímání uživatelských dat.

```
1. int ST7580sendPayload(uint8_t* payload, uint8_t len)
2.
3. int ST7580poll(void)
```

Funkce „ST7580senPayload()“ je volána pokaždé když se požaduje vykonání povelu nebo kontrola jednotky slave.

Funkce „ST7580poll()“ slouží k detekci dat přijatých z elektrické sítě.



## Příjem a odesílání dat

Příjem dat ze sériové linky, je řešený plněním jednotlivých symbolů do implementovaného kruhového bufferu, využívající UART mikrokontroléru v režimu přerušení.

V rámci inicializační funkce, jak bylo uvedeno, je využita odesílací funkce „ST7580sendCommand“, která samostatně realizuje lokální komunikaci s modemem.

Odesílání dat na RX linku čipu ST7580, realizuje blokující funkce vrstvy HAL pro odesílání sériových dat rozhraním UART mikrokontroléru.

Po odeslání dat následuje čekání na odpověď modemu (v definovaném časovém intervalu). Pokud je nastavení provedeno a potvrzeno zprávou ACK, odesílací funkce vrací definovanou konstantu jako příznak korektního odeslání dat.

Modem zpětně odesílá lokální rámec s příslušným příkazem potvrzení a daty, která jsou aktuálně v daném objektu zapsána. Tyto data jsou zkontrolována s odesílanými daty a v případě shody je možné požádat o další potřebnou konfigurační sekvenci, například zápis parametrů do objektu 0x02, jak realizuje firmware testovací sestavy. V opačném případě je nesplněná, nebo chybná žádost opakována.

Příklad výše popsané komunikace je uveden v **KAPITOLE**, která rovněž popisuje vytvořené funkční aplikaci pro měření odezvy a chybovosti systému z webové aplikace.

### 7.1.4 Struktura a popis aplikačního protokolu

V dosavadním textu byl zmiňován aplikační rámec aplikačního protokolu. Bylo nastíněno, že se jedná o vytvořený vnitřní protokol, určený k řízení aktorů systému.

Vývoj aplikačního protokolu je do jisté míry inspirován protokolem, který definuje komunikaci s PLC modemem, stejně jako struktura jeho rámce (*obrázek 7-1*). Nicméně, pro tento účel je zcela zásadní aby data obsahovala kromě užitečných dat také adresu zařízení (slave), pro které je zpráva určena. Tato funkce není nijak realizována vnitřním systémem PLC čipu z důvodu možností různých typů komunikace, například hromadné ovládání (broadcast).

První bajt rámce aplikačního protokolu, je rozdělen na horní a spodní bity. Horní bity definují adresu a spodní bity určují mód (čtení stavu z aktoru nebo předání argumentu definované výstupní funkci).

adresa	mód	adresa registru	aplikační data	kontrolní součet
--------	-----	-----------------	----------------	------------------

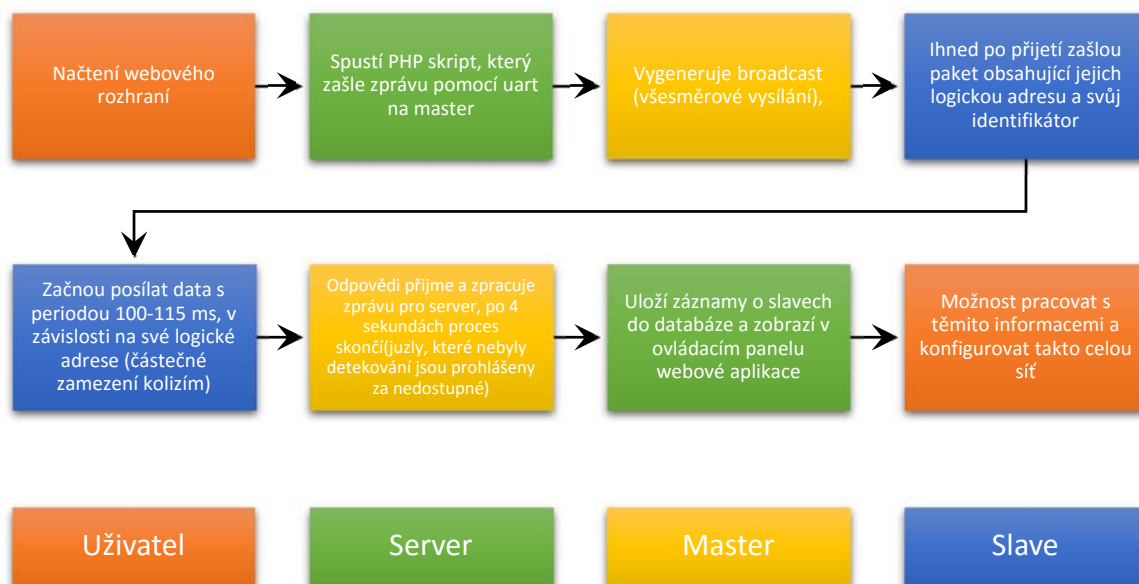
Obrázek 7-1 Rámec aplikačního protokolu

Druhý bajt nese hodnotu adresy „registru“, který tvoří zmíněný identifikátor jednotlivých funkcí. V případě že daný identifikátor existuje, a existují pro něj konkrétní funkce v tabulce „*sensitivityTable*“, tak se těmito funkcím předají přenášená data z pole „aplikační data“ o velikosti 0–255 bajtů. Následně se provede vykonání povelu.

Čtvrté pole aplikačního rámce tvoří jeden bajt, nesoucí jednoduchý kontrolní součet polí obsahu polí „adresa | mód“ + „adresa registru“ + „aplikační data“.

### 7.1.5 Discovery protokol

Jednotka master i slave implementují speciální protokol, který implementuje funkce pro detekci neregistrovaných jednotek slave v síti. Sled událostí popisuje diagram na obrázku 7-2.



Obrázek 7-2 Popis discovery protokolu v diagramu

Pokud nastane situace, že se některý z uzlů z nějakého důvodu aktivuje později a napoprvé slave neslyší broadcast, je uzel považován za nedostupný stejně jako po uplynutí odpočtu na straně mastera. Pro opakování je nutné znovu načíst úvodní stránku webového rozhraní.

## 8 NÁVRH A REALIZACE SERVERU

V předchozím textu bylo uvedeno, že pro řízení systému, má být vytvořeno uživatelské grafické rozhraní v podobě webové aplikace. Realizace webového serveru má několik zásadních výhod. Webový server kromě toho, že může běžet na vzdáleném serveru, kde mohou být (v pokročilejší realizaci) bezpečněji uchována citlivější data, disponuje jednoduchou použitelností v praxi.

Pro řízení systému není nutné mít k dispozici speciální aplikaci nainstalovanou v chytrém telefonu, tabletu, či mít jednoúčelové zařízení, pomocí kterého je možné tento typ systému ovládat. Webové technologie dnes nabízejí kvalitní půdu pro realizaci velmi pokročilých aplikací.

Minimálně z hlediska flexibility vývoje se webová aplikace jeví jako nejvhodnější pro vytvoření požadovaného rozhraní pro ovládání systému. Požadavky pro realizaci webové aplikace pro správu systému jsou následovné:

- Možnost dynamického vykreslování dat na webové stránce – bez nutnosti načtení celé stránky
- Schopnost bezpečně zpracovávat a uchovávat citlivé údaje (zabezpečený přístup k řízení systému)
- Intuitivní uživatelské prostředí, které umožní přehlednou správu systému
- Přístup z internetu, nebo jakéhokoliv zařízení na základe bezpečnostního přihlášení.
- Adaptibilita pro různá mobilní zařízení (responzivní design)
- Nenáročný běh serveru s dostatečným výkonem (zpracování požadovaných úkonů)
- Možnost komunikace se sériovým rozhraním UART

V rámci této práce bylo realizováno několik základních funkcí webové aplikace, které demonstrují funkčnost systému jako celku.

Vytvořený webový server je postavený na několika platformách. Jedná se o dynamickou webovou aplikaci, která uložena na serveru běžícím na Linuxové platformě. Hardwarově je řeší server zmíněný mini počítač Raspberry Pi 2, který je z hlediska dostatečného výkonu, relativně nízké ceny a obsaženými funkcemi velmi efektivní varianta řešení webového serveru.

### 8.1 Webový server

Pro splnění uvedených podmínek bylo zkombinováno několik platforem pro vývoj webových aplikací nebo internetových stránek. Server běží na Linuxovém systému Rasbian, který je primárně určen právě pro Raspberry Pi. Pro základní provoz serveru byly použity tyto služby:

- **Apache HTTP Server verze 2.4** – webový server,
- **MySQL** – databázový systém verze 5.5 (MariaDB),
- **VSFTPD** – FTP server pro vzdálenou správu webového obsahu Very Secure FTP Daemon verze 3.0.3.

Pro vytvoření požadované aplikace, která je popsána níže, byla zvolena tato kombinace programovacích jazyků a nástrojů:

- **PHP** – skriptovací jazyk verze 5.6.20, který zpracovává data na straně serveru, jehož výsledky se na straně klienta zobrazují ve formátu HTML. V PHP je realizována sériová komunikace server-master. Zpracovávaná data jsou využita při generování webové stránky.
- **JavaScript** – objektově orientovaný jazyk JavaScript realizuje pokročilejší práci s HTML (funkční tlačítka, indikace..).
- **jQuery** – Aplikace pracuje s JS knihovnou jQuery, která umožňuje pohodlnější vývoj software JavaScriptu – vyvolávání reakcí na různé události, které na webu probíhají.
- **AJAX** – asynchronní JavaScript a XML je technologie určena pro interaktivní webové aplikace, která je využita pro vykreslování aktuálního obsahu nebo dynamickou změnu prvků na webové stránce.
- **SQL** – je dotazovací jazyk, který je použit pro práci v relační databázi na MySQL serveru.
- **Dibi** – „Database Abstraction Library“ je knihovna, která pracuje s SQL databází pomocí SQL dotazů v jazyku PHP 5. Jedná se o knihovní funkce, které zejména zajišťují bezpečnost při práci s SQL dotazy.
- **Bootstrap** – je intuitivní frontend framework který slouží pro zjednodušenou práci z grafickými prvky. Je použit bez preprocesoru, na serveru se používá plně vygenerovaná knihovna Bootstrap ve verzi 3.3.6.

Web využívá plných nezkompilovaných nebo neminimalizovaných knihoven (jQuery) kvůli debuggu aplikace. Nicméně v tomto provedení webu není nutné používat optimalizované knihovny nebo v případě Bootstrapu používat samostatné LESS moduly. Výkonové srovnání je v těchto podmínkách zanedbatelné. Přirozeně jsou použity kaskádové styly CSS a HTML formátování zobrazovaného obsahu podle zásad mezinárodního konsorcia W3C.

V textu níže jsou uvedeny vytvořené soubory, které realizují webovou aplikaci. Je stručně popsán účel a definice některých funkcí vytvořených funkcí. Popsané možnosti serveru vytváří základní prvky celého komunikačního systému.

Velikost vytvořeného kódu webového serveru činí celkem přibližně 1900 řádků kódu, bez implementovaných knihoven. Souborová struktura webového obsahu:

Složka	Soubor	Popis
/bootstrap/css	bootstrap.css	Kaskádové styly frameworku
/bootstrap/js	bootstrap.js	JS funkce frameworku
/dibi	dibi.phar	Zkompilovaná knihovna dibi
/dist/css/bootstrap	bootstrap-switch.css	Definice stylů pro použité přepínací prvky
/dist/css	global.css	globální styly společné pro většinu prvků webu
	animate.css	Pomocné styly doplňku pro notifikace
	custom.css	Pomocný soubor pro přepsání globálních stylů
/dist/js	addSlave.js	JS funkce pro přidání uzlu do systému
	bootstrap-switch.js	JS základní funkce přepínacích prvků
	global.js	Společný soubor JS funkcí webu
/jPages	aliveSlave.php;	Skript, který zjišťuje aktivní uzly
	jCom-measure	Skript definuje funkce pro měření
/plugins	/použité doplňky/	např. jQuery
/uart/src	phpSerial.php	Knihovni funkce pro komunikaci PHP-UART
/	addSlavesAJAX.php	Skript pro přidání uzlu do systému
	db-config.php	Hlavičkový soubor pro připojení k databázi
	index.php	Hlavní soubor, který se defaultně vykreslí
	jCom.php	Různé pomocné funkce
	measure.php	Po vykreslení s přístupní aplikací měření
	measure-com.php	Funkce realizující měřicí aplikaci
	resetMeasure.php	Mazání dat posledního měření

Tabulka 8-1 Seznam obsahu webové aplikace

## 8.2 Popis funkce webu

Výchozí zobrazení stránky ovládacího panelu obsahuje tři základní bloky. Ukázka úvodní stránky na *obrázku 8-1*

The screenshot shows the jCom dashboard with the title "jCom|dashboard ovládací panel systému". The main section is titled "Aktivní modemy –" and contains a table of active units. Below the table, it says "Zobrazeno 1 až 3 ze 3 záznamů". To the right, there is a "Přidat zařízení" form with fields for Adresa, Typ zařízení, Aktuální hodnota, Parametry, Název, and Popis, and a "Přidat slave" button.

Adresa	Typ	Hodnota	Jméno	Popis
0x10	rw	1	Slave One	Toto je Slave 1
0x20	rw	0	Slave Two	Toto je Slave 2
0x30	rw	1	Slave Three	Toto je Slave 3

Název:	Ovladač	Indikátor	Popis
Slave One	<input checked="" type="checkbox"/> Zapnuto	<span style="color: green;">●</span>	Toto je Slave 1
Slave Two	<input type="checkbox"/> Vypnuto	<span style="color: red;">●</span>	Toto je Slave 2
Slave Three	<input checked="" type="checkbox"/> Zapnuto	<span style="color: green;">●</span>	Toto je Slave 3

Obrázek 8-1 Ukázka plné úvodní stránky

## 8.2.1 Aktivní modemy

Tento blok je tvořen skriptem pro vyčítání dat z databáze a vygenerování tabulky, která se naplní požadovanými hodnoty vybraných sloupců z databáze. Toto zobrazení je dynamické a při jakékoliv změně v databázi se v intervalu 300 ms vykreslí na stránce. Tabulku s aktivními modemy je možné zobrazit a skrýt pomocí ikonky „+“. Všechny testované jednotky slave mají implementovanou funkci pro řízení výstupu hostovacího procesoru, který řídí stav připojené LED diody. Sloupec hodnota v tabulce vykresluje vždy skutečný stav daného aktoru jednotky slave. Ukázka na *obrázku 8–2*.

The screenshot shows the jCom dashboard with the title "jCom|dashboard ovládací panel systému". The main section is titled "Aktivní modemy –" and contains a table of active units. Below the table, it says "Zobrazeno 1 až 3 ze 3 záznamů".

Adresa	Typ	Hodnota	Jméno	Popis
0x10	rw	1	Slave One	Toto je Slave 1
0x20	rw	0	Slave Two	Toto je Slave 2
0x30	rw	1	Slave Three	Toto je Slave 3

Obrázek 8-2 Dynamická tabulka aktivními uzly v síti

## 8.2.2 Ovládání

Blok tvoří tabulku ovládacích prvků, které jsou přidruženy vždy pro konkrétní přidání a aktivní slave. Realizace této funkce spočívá v souboru „index.php“ PHP skript:

```
1. require_once "db-config.php";
2.
3. $activeSlaves = dibi::query('SELECT * FROM [slaves]');
4. dibi::disconnect();
5. $i = 0;
6. $exportedDB = Array(count($activeSlaves));
7. foreach ($activeSlaves as $s)
8. {
9.     $singleRecord = Array();
10.    $singleRecord['actuator'] = $s['actuator'];
11.    $singleRecord['indicator'] = $s['indicator'];
12.    $singleRecord['address'] = $s['address'];
13.
14.    $exportedDB[$i] = $singleRecord;
15.
16.    $i++;
17. }
```

Tímto kódem se z databáze vyčítají registrované jednotky slave a na základě dat o jednotce slave se předává informace typu JSON, JS funkci v souboru „global.js“. Tyto data jsou pak importována pomocí funkce

```
1. JSON.parse()
```

do lokálního pole JavaScriptu, které jsou na základě parametru (přijaté hodnoty z pořadovaných sloupců databáze) předány jako argument funkci „handleElement“ (ukázka kódu na další straně), která se postará o vygenerování potřebných grafických prvků k ovládání, indikaci stavu a vypsání přiřazeného popisu dané jednotky slave.

Při změně stavu ovládacího prvku nějaké jednotky slave jsou odeslány informace o adrese vzdálené jednotky slave a hodnotě která se má nastavit na definovaném výstupu.

Skript jQuery se dále postará o předání těchto parametrů skriptu v souboru „jCom.php“ který při detekci dat, data přijme a dále předá funkci

```
1. sendToSlave($addr, $value)
```

Tato funkce realizuje sestavení aplikačního rámce (nastavení módu pro zápis, přidělení identifikátoru registru adres) a odeslání PHP skriptem na UART serveru. Na straně jednotky master se tyto data přijmou a zpracují k odeslání do elektrické sítě.

O správné vykonání povelu se postará výše popsaná procedura ke zpracování aplikačních dat a vykoná se definovaná funkce k ovládání GPIO pinu.

```

1. function handleElement(elementID, indicatorID, addr)
2. {
3.     var ledNoticeOn = "led-green";
4.     var ledNoticeOff = "led-red";
5.     $("div#" + indicatorID).removeClass().addClass(ledNoticeOff);
6.     $("#" + elementID).on('switchChange.bootstrapSwitch', function()
7.     {
8.         var state = $("#" + elementID).bootstrapSwitch('state');
9.         address = parseInt(addr);
10.        if (state)
11.        {
12.            $("div#" + indicatorID).removeClass().addClass(ledNoticeOn);
13.        }else{
14.            $("div#" + indicatorID).removeClass().addClass(ledNoticeOff);
15.        }
16.        $.post( "../jCom.php",
17.            { addr: address, value: state },
18.            function(data)
19.            {
20.                $.notify(
21.                {
22.                    title: '<strong>Hotovo!</strong>',
23.                    message:(state)?
24.                    "Požadavek k zapnutí odeslán.."
25.                    :
26.                    "Požadavek k vypnutí odeslán.."
27.                },{
28.                    type: (state)?"success":"danger",
29.                    offset: {
30.                        x:15,
31.                        y:52
32.                    },
33.                    animate: {
34.                        enter: 'animated flipInY',
35.                        exit: 'animated zoomOut'
36.                    }
37.                });
38.            }
39.        );
40.    });
41. }
42. var oncerun = 1;
43. if(oncerun)
44. {
45.     oncerun = 0;
46.     slaves = JSON.parse(exportedDB);
47.     for(i = 0; i < slaves.length; i++)
48.     {
49.         handleElement(slaves[i].actuator,
50.             slaves[i].indicator,
51.             slaves[i].address);
52.     }
53. }

```





Obrázek 8-3 Ukázka panelu s ovládacími prvky

### 8.2.3 Registrace nové jednotky slave

Jak uvádí na obrázku 7–2, pomocí discovery protokolu se zjišťují všechny připojené jednotky po načtení webové stránky. Jednotky slave pak na základě broadcast zprávy reagují odesláním vlastního identifikátoru a své logické adresy. Tyto informace master zpracuje a odešle na webový server, který zobrazí nenakonfigurované jednotky. Tyto jednotky je pak možné registrovat do databáze pomocí formuláře „Přidat slave“.

Formulář je postavený na technologii AJAX, který zadané hodnoty dynamicky odešle do databáze, čím se vygeneruje nový řádek v tabulce „Aktivní modemy“, a rovněž se vygenerují ovládací prvky pro nově registrovanou jednotku slave.

**Přidat zařízení**

Adresa:

Typ zařízení:

Aktuální hodnota:

Parametry:

Název:

Popis:

Obrázek 8-4 Ukázka formuláře pro přidání zařízení

## 9 APLIKACE PRO MĚŘENÍ

Aby bylo možné získat základní přehled o funkčnosti systému, byla vytvořena aplikace pro měření paketových ztrát a odezvy systému na povel.

Vstupně–výstupní grafické rozhraní aplikace je generováno ze souboru „measure.php“. Princip aplikace je postaven na odesílání zpráv jednotce slave podobně jako je to u řízení výstupů, tedy změřená odezva je totožná s odezvou na ovládací povel.

Kapitola kromě popisu měřicí aplikace a změřených výsledků také demonstruje konkrétní komunikaci popsanou v textu práce. Jedná se o oboustrannou komunikaci od vyslání povelu z webového rozhraní, po zpracování dat jednotkou slave, a následné odeslání zpracovaných dat jednotkou slave přes mastera po zobrazení výsledků ve webové aplikaci. Také je podrobněji popsán způsob komunikace server-master

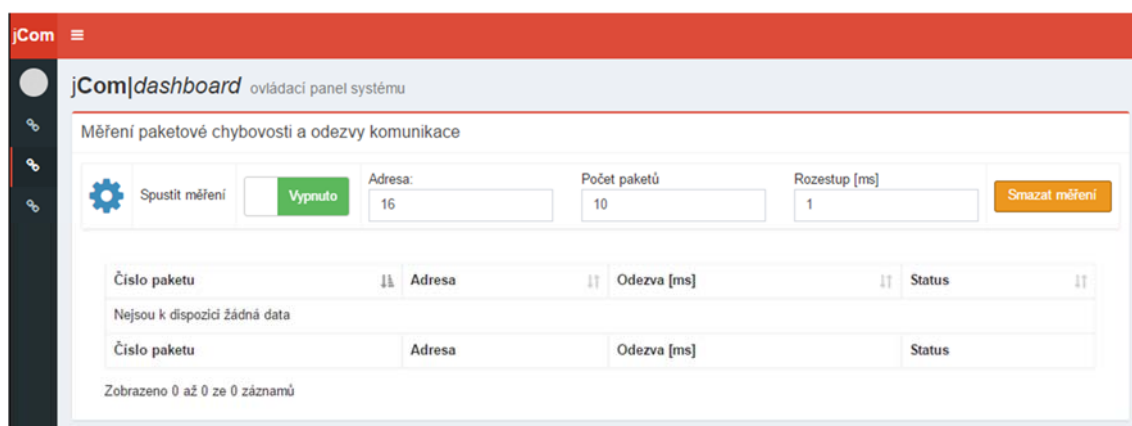
Dále je popsáno měření chybovosti samotné komunikace v elektrické síti na vliv generovaného rušení v laboratorních podmínkách v porovnání s testováním provozu v reálném prostředí.

Při testování a měření byly použity také vývojové kity uvedeny v popisu testovací sestavy, jako pomocné jednotky slave.

### 9.1 Měření PER a odezvy

Aplikace je tvořena několika hlavními soubory:

- **measure.php** – soubor pro vykreslení GUI
- **measure-com.php** – PHP funkce realizující start měření a sběr dat
- **jCom-measure.php** – PHP skript pro zobrazení změřených hodnot
- **resetMeasure** – funkce pro smazání dat předchozího měření
- **global.js** – JS funkce generující ovládací prvky dynamické generování změřených dat v reálném čase



Obrázek 9-1 Úvodní stránka aplikace pro měření

Před spuštěním měření je možné uživatelsky pro jednu sérii měření definovat měření slave, počet paketu o 0 do 255, a časový interval mezi vyslanými pakety.

### Sled událostí jednoho měřicího cyklu

- spuštění měření přepínačem
- JS skript pro měření v souboru „global.js“ spouští předává vstupní data PHP funkci v souboru „measure-com“
- PHP skript inicializuje sériový port, nastaví přenosovou rychlost a otevře port na Raspberry Pi ,
- zpracuje vložené parametry z ovládacího rozhraní,
- přímo vytvoří aplikační rámec adresovaný pro vybraný slave,
- odeslání dat jednotce master,
- zpracování aplikačních dat do lokálního rámce pro modem,
- spuštění měření odezvy,
- odeslání požadavku modemu pro odeslání dat do sítě,
- zpracování a provedení příkazu modemem,
- příjem dat na všech aktivních jednotkách slave,
- adresovaný slave zpracuje data a na základě adresy v registru spustí funkci měření,
- funkce měření převezme aplikační data (číslo aktuálního paketu),
- slave vytvoří a odešle požadavek k modemu (odpověď jednotce master),
- PLC modem jednotky slave zpracuje a provede odeslání dat do sítě,
- master přijímá odpověď, zpracovává data a ukončuje měření odezvy,
- zpracovaná data jsou odeslána serveru sériovou linkou,
- PHP skript přijímá a kontroluje data přijatá masterem, zavírá sériový port,
- vyhodnocení správnosti přijatého paketu s odeslaným
- odeslání zpracovaných dat do SQL tabulky pro naměřená data.
- JS skript spouští dynamického zpracování skriptu pro zobrazení výsledků v souboru jCom-measure.php
- PHP skript vyčítá změřená data z databázové tabulky
- PHP skript dynamicky vykresluje řádek z nově přijatými změřenými daty v tabulce webové stránky.
- PHP skript v „measure-com.php“ kontroluje s nastavený počet paketů k testování,
- celý postup se opakuje až po odeslání a zpracování posledního paketu.

Po dokončení všech měření, je zobrazena notifikace o úspěšném dokončení měření a přepínač se nastaví do polohy vypnuto.

Příklad reálného měření na *obrázku 9-2*.



## 9.2 Shrnutí dosažených výsledku

Firmware implementuje:

- kompletní lokální komunikaci s modemem a konfiguraci modemů
- sestavení potřebného rámce k odeslání do elektrické sítě
- korektní reakce na stav modemů
- automatické rozpoznání typu lokálního rámce a vyčlenění aplikačního rámce
- plnou implementaci navrženého aplikačního protokolu
- rozšířený aplikační protokol pro komunikaci se serverem
- master i slave implementují discovery protokol

Webový server implementuje

- komunikaci s masterem, zpracovává data a dynamicky zobrazuje výsledky ve webové aplikaci
- zpracovává uživatelské povely a odesílá masteru ke zpracování
- spolupracuje s aplikačním protokolem

Vytvořený hardware

- ověřuje funkčnost koncipovaného návrhu
- jako vývojový prototyp, ulehčuje další vývoj
- nevyužitý GPIO je možné využít k testování aktorů

## 10 ZÁVĚR

Cílem diplomové práce bylo prostudovat dostupné obvody a používané standardy. V práci byla přiblížena problematika PLC technologie a byly popsány možnosti realizace takové komunikace.

Na základě analýzy byl proveden výběr komponentů pro realizaci systému komunikace po silnoproudé síti. Obvod realizující PLC byl zvolen od firmy STMicroelectronics – SoC ST7580, který je řízen hostitelským MCU architektury ARM s označením STM32F051R8T6. Těmito obvody je tvořen každý prvek v síti (master a jednotky slave – periferní moduly). Tyto obvody tvoří technickou realizaci diplomové práce.

Vytvořený softwarový balík ve spolupráci s realizovaným hardware vytváří koncept systému, který je popsán v kapitole 2. Při vývoji software bylo využito několika programovacích jazyků vývojářských technologií pro dosažení flexibilního rozhraní.

Hlavní softwarová část je funkční firmware externího MCU, který implementuje obsluhu integrovaného systému čipu ST7580. Vytvořený firmware kromě řízení čipu také realizuje funkční komunikaci po elektrické síti. Firmware pro master a slave je podobný a liší se prakticky pouze v definovaných funkcích pro možné aktory (senzory, spínací prvky, ...)

V rámci vytvořeného software byl realizován webový server, který dokáže ovládat připojené periferní moduly v PLC síti, z dynamické webové aplikace. Server běží na jednodeskovém počítači Raspberry Pi 2 model B. Připojeným dotykovým displejem je možné načíst webovou aplikaci (+zařízení v lokální síti) přímo v prohlížeči Raspberry Pi, což ve spojení s jednotkou master vytváří kompletně centrální jednotku.

Webová aplikace implementuje funkční ovládací panel pro ovládání jednotek slave v síti s téměř okamžitou odezvou. Veškerá zařízení v síti je možné detekovat pomocí speciálního protokolu (discovery protokol) a následně neregistrovaná zařízení přidávat do systému k uživatelskému použití.

V rámci webového rozhraní byla vytvořena konfigurovatelná aplikace pro měření paketové chybovosti a odezvy jednotlivých slave jednotek na zadané povely.

Firmware jednotlivých jednotek slave je univerzální a v aktuální konfiguraci je možné do jedné sítě připojit 125 jednotek slave, které jsou schopni plně komunikovat s webovým serverem a provádět povely i ve zhoršených podmínkách s možností šifrování přenášených dat 128-bitových AES kódováním. Možnosti využití periferních modulů a celého systému v praxi bylo ověřeno měřením a testováním v reálném prostředí.

Analýzy obvodů pro PLC komunikaci byla také publikována na konferenci [29].

# LITERATURA

- [1] RASPBERRY PI 2 MODEL B 2015. Dostupné z: <https://www.raspberrypi.org/products/raspberry-pi-2-model-b/>
- [2] Local Utility Powerline Communications in the 3-500 kHz Band [online]. Development Center in Dallas, Texas USA: IEEE, 2012 [cit. 2015-12-15]. Dostupné z: <http://users.ece.utexas.edu/~bevans/papers/2012/powerline/powerlineCommNoiseIEEESPMDraft.pdf>
- [3] GALLI, Stefano, Anna SCAGLIONE a Zhifang WANG. For the Grid and Through the Grid: The Role of Power Line Communications in the Smart Grid. Proceedings of the IEEE: The Role of Power Line Communications in the Smart Grid. 2011, vol. 99, issue 6, s. 998-1027. DOI: 10.1109/jproc.2011.2109670.
- [4] EN 50065-1:2001: Specification for signaling on low-voltage electrical installations in the frequency range 3 kHz to 148.5 kHz. General requirements, frequency bands and electromagnetic disturbances CENELEC
- [5] Draft Specification for Powerline Intelligent Metering Evolution. Draft Specification for Powerline Intelligent Metering Evolution [online]. 2013, č. 1, s. 251 [cit. 2013-12-20]. Dostupné z: [http://www.primealliance.org/wp-content/uploads/2013/04/PRIME-Spec\\_v1.3.6.pdf](http://www.primealliance.org/wp-content/uploads/2013/04/PRIME-Spec_v1.3.6.pdf)
- [6] Implementing PRIME for Robust and Reliable Power Line Communication (PLC). In: LU, Xiaolin, II Han KIM a Ram VEDANTHAM. Implementing PRIME for Robust and Reliable Power Line Communication (PLC) [online]. 2013 [cit. 2014-10-31]. Dostupné z: <http://www.ti.com/lit/wp/slyy038/slyy038.pdf>
- [7] Developing robust power line communications (PLC) with G3. In: LU, Xiaolin a Olivier MONNIER. Developing robust power line communications (PLC) with G3 [online]. 2012 [cit. 2014-10-31]. Dostupné z: <http://www.ti.com/lit/wp/slay021/slay021.pdf>
- [8] KOCH, Dr. Michael. EU Regulation of high-speed Powerline Communication in the spectrum 150-500 kHz [online]. 2013 [cit. 2014-10-31]. Dostupné z: <https://www.devolo.com/downloads/data/Regulation-PLC-12.pdf>
- [9] LECLARE, Jim, Afshin NIKTASH a Victor LEVI. An Overview, History, and Formation of IEEE P1901.2 for Narrowband OFDM PLC. In: An Overview, History, and Formation of IEEE P1901.2 for Narrowband OFDM PLC [online]. 2013 [cit. 2014-10-31]. Dostupné z: <http://www.maximintegrated.com/en/app-notes/index.mvp/id/5676>
- [10] AMIS-30585 S-FSK PLC Modem. 2008. Dostupné z: <http://www.onsemi.com/pub/Collateral/AMIS-30585-D.PDF>
- [11] Getting started with the AMIS-49587 Terminal Application. 2011. Dostupné z: <http://www.onsemi.com/pub/Collateral/AND9044-D.PDF>
- [12] ST7540 FSK power line transceiver. 2006. Dostupné z: <http://www.st.com/web/en/resource/technical/document/datasheet/CD00096923.pdf>
- [13] TDA5051 Home automation modem. 1997. Dostupné z: <http://pdf.datasheetcatalog.com/datasheet/philips/TDA5051T.pdf>
- [14] ST7570 S-FSK power line networking system-on-chip. 2012. Dostupné z: <http://www.st.com/web/en/resource/technical/document/datasheet/CD00274120.pdf>

- [15] ST7580 FSK, PSK multi-mode power line networking system-on-chip. 2012. Dostupné z: <http://www.st.com/web/en/resource/technical/document/datasheet/DM00045903.pdf>
- [16] ST7590 Narrow-band OFDM power line networking PRIME compliant system-on-chip. 2011. Dostupné z: <http://www.st.com/web/en/resource/technical/document/datasheet/CD00294970.pdf>
- [17] IT700 Powerline Communication Modem. 2008. Dostupné z: <http://datasheet.octopart.com/FULLSTK4IT700PIM7AFC-Yitran-datasheet-12541109.pdf>
- [18] Spyder. LinkSprite, 2014. Dostupné z: <http://linksprite.com/wiki/index.php5?title=Spyder>
- [19] Narrow Band Powerline Communication Module with Simple MAC. LinkSprite, 2013. Dostupné z: [http://linksprite.com/wiki/index.php5?title=Narrow\\_Band\\_Powerline\\_Communication\\_Module\\_with\\_Simple\\_MAC](http://linksprite.com/wiki/index.php5?title=Narrow_Band_Powerline_Communication_Module_with_Simple_MAC)
- [20] MAX2992: G3-PLC MAC/PHY Powerline Transceiver. In: MAX2992: G3-PLC MAC/PHY Powerline Transceiver [online]. 2014 [cit. 2014-10-31]. Dostupné z: <http://www.maximintegrated.com/en/products/comms/powerline-networking/MAX2992.html>
- [21] ALTAIR04-900: Off-line all-primary-sensing switching regulator [online]. 2011 [cit. 2014-10-31]. Dostupné z: <http://www.st.com/st-webui/static/active/en/resource/technical/document/datasheet/CD00290935935.pdf>
- [22] EVALKITST7580-1: ST7580 power line networking system-on-chip demonstration kit [online]. 2012 [cit. 2014-10-31]. Dostupné z: <http://www.st.com/web/en/catalog/tools/PF253196>
- [23] C2000 Power Line Modem Developer's Kit. TEXAS INSTRUMENTS. TMDSPCLKIT-V3 [online]. 2013 [cit. 2014-10-31]. Dostupné z: <http://www.ti.com/tool/tmdsplckit-v3>
- [24] Power Line Communications Kit for CENELEC Frequency Band. TEXAS INSTRUMENTS. TMDSPCLKIT-V4 [online]. 2014 [cit. 2014-10-31]. Dostupné z: <http://www.ti.com/tool/tmdsplckitv4-cen>
- [25] DEVOLO AG. Devolo G3-PLC Modem 500k: Powerline technology for efficient communication on smart grids. 2014. Dostupné z: <https://www.devolo.com/downloads/data/G3-PLC-product-brochure-10.pdf>
- [26] ST7580 power line communication system-on-chip design guide. 2012. Dostupné z: [http://www.st.com/web/en/resource/technical/document/application\\_note/DM00050178.pdf](http://www.st.com/web/en/resource/technical/document/application_note/DM00050178.pdf)
- [27] ST7580 - FSK, PSK multi-mode power line networking system-on-chip - user manual. 2012. Dostupné z: [http://www.st.com/st-web-ui/static/active/cn/resource/technical/document/user\\_manual/CD00270292.pdf](http://www.st.com/st-web-ui/static/active/cn/resource/technical/document/user_manual/CD00270292.pdf)
- [28] Entry-level ARM Cortex-M0 MCU with 64 Kbytes Flash, 48 MHz CPU, motor control and CEC functions. 2015. Dostupné z: <http://www.st.com/web/catalog/mmc/FM141/SC1169/SS1574/LN7/PF251901>
- [29] MLÝNEK, P.; MIŠUREC, J.; KOLKA, Z.; FUJDIÁK, R.; SLÁČIK, J. Narrowband Power Line Communication for Smart Metering and Street Lighting Control. IFAC-PapersOnLine (ELSEVIER), 2015, roč. 48, č. 4, s. 215-219. ISSN: 2405- 8963.

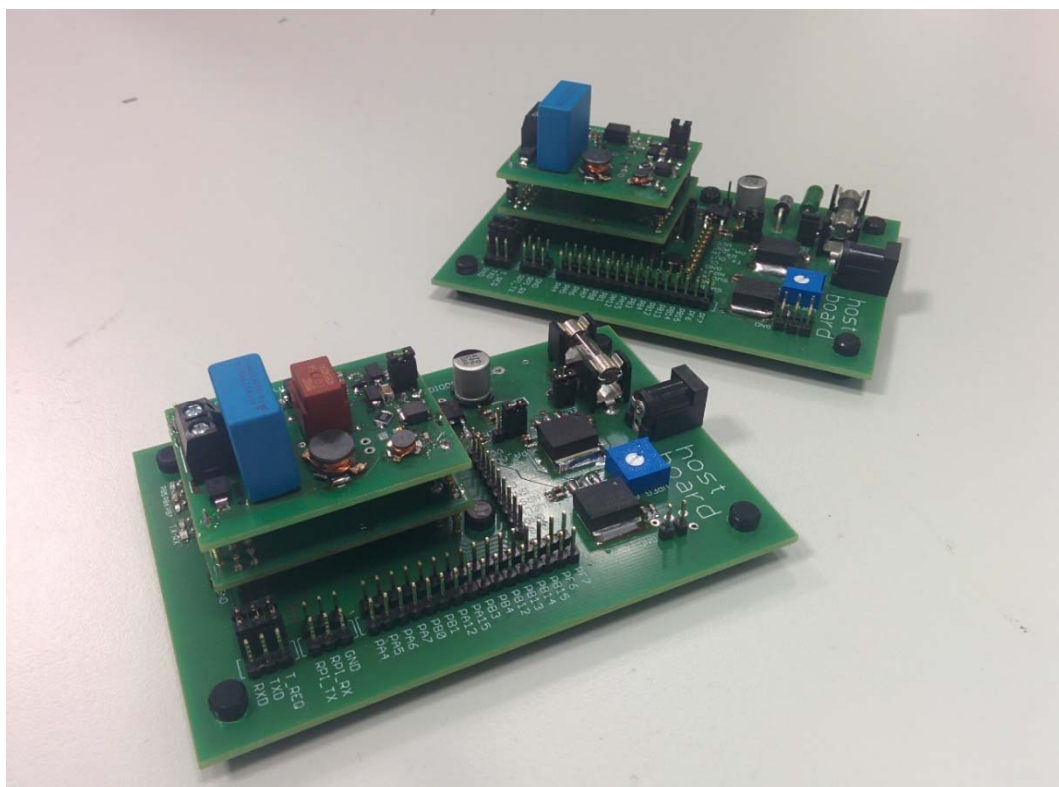
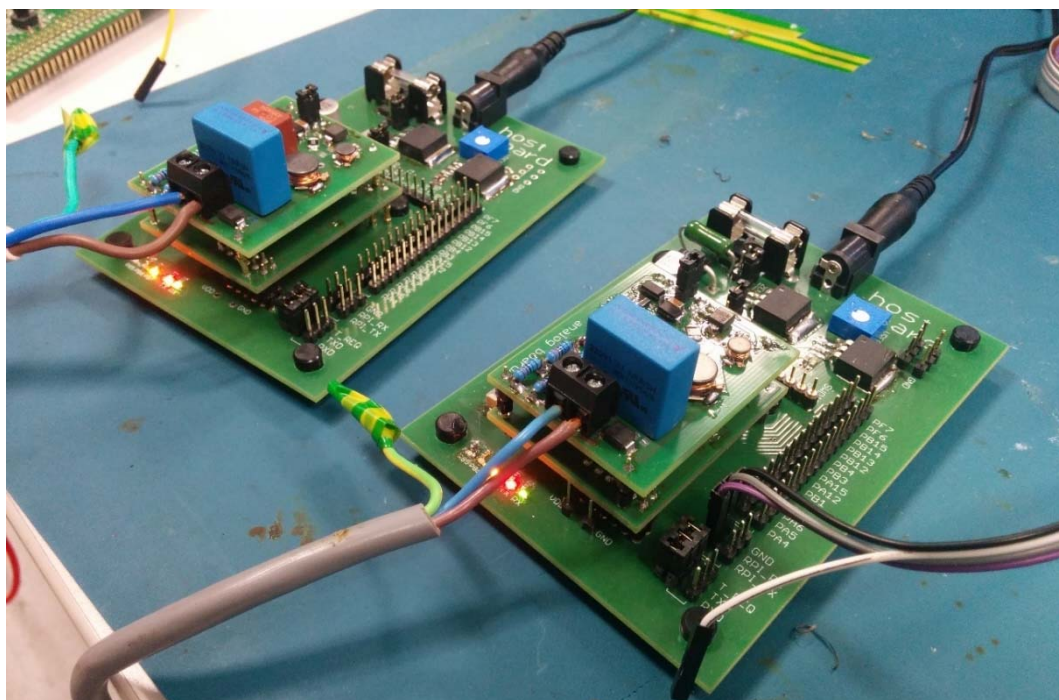


## SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

<i>AFE</i>	Analog Front-End
<i>AMR</i>	Automatic Meter Reading
<i>ARM</i>	Advanced RISC Machine
<i>BB</i>	BroadBand
<i>BPSK</i>	Binary-Phase Shift Keying
<i>CS</i>	Convergence Sublayer
<i>DL</i>	Data Link layer
<i>DSP</i>	Digital Signal Processor
<i>FEC</i>	Forward Error Correction
<i>FW</i>	Firmware
<i>HDR</i>	Hight Data Rate
<i>IEEE</i>	Institute of Electrical and Electronics Engineers
<i>LDR</i>	Low Data Rate
<i>MAC</i>	Medium Access Control
<i>MCU</i>	MicroController unit
<i>OFDM</i>	ortogonální multiplex s kmitočtovým dělením
<i>PC</i>	Personal Computer
<i>PHY</i>	Physical layer
<i>PLC</i>	Power Line Communication
<i>SNR</i>	Signal to Noise Ratio
<i>SS</i>	Security Service

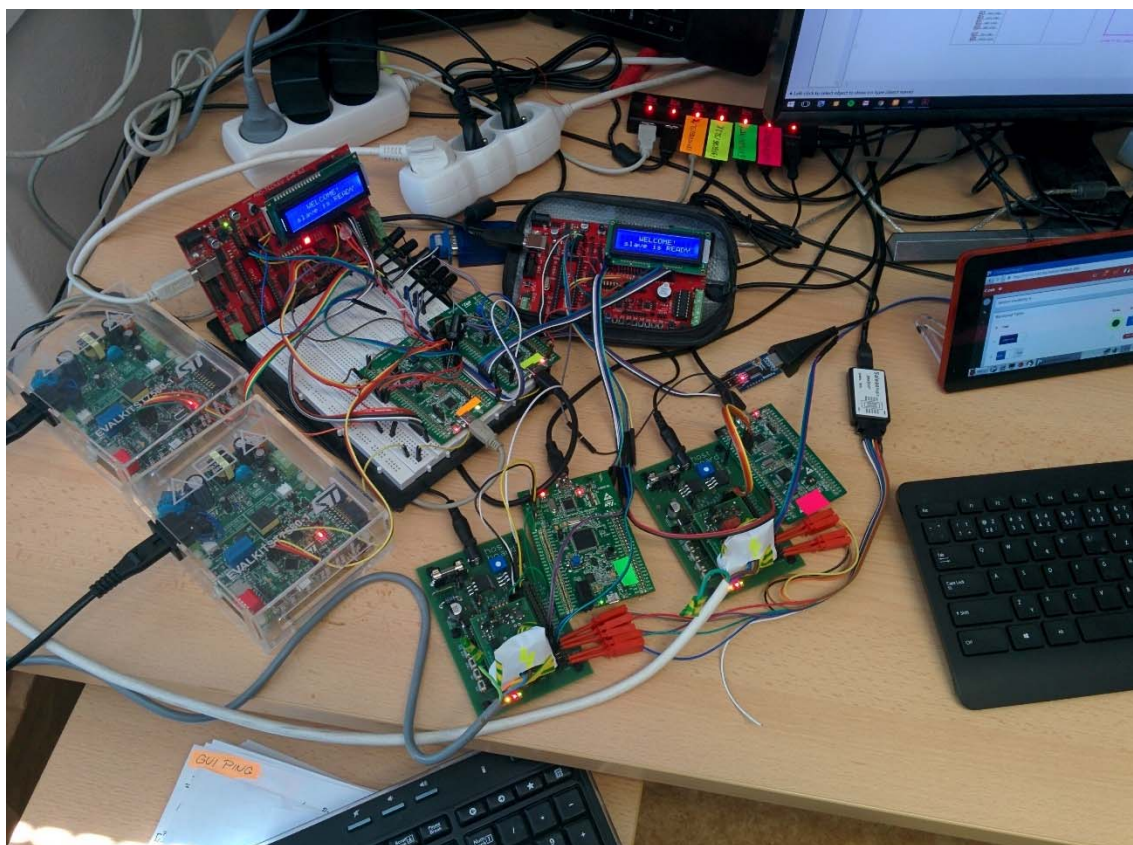
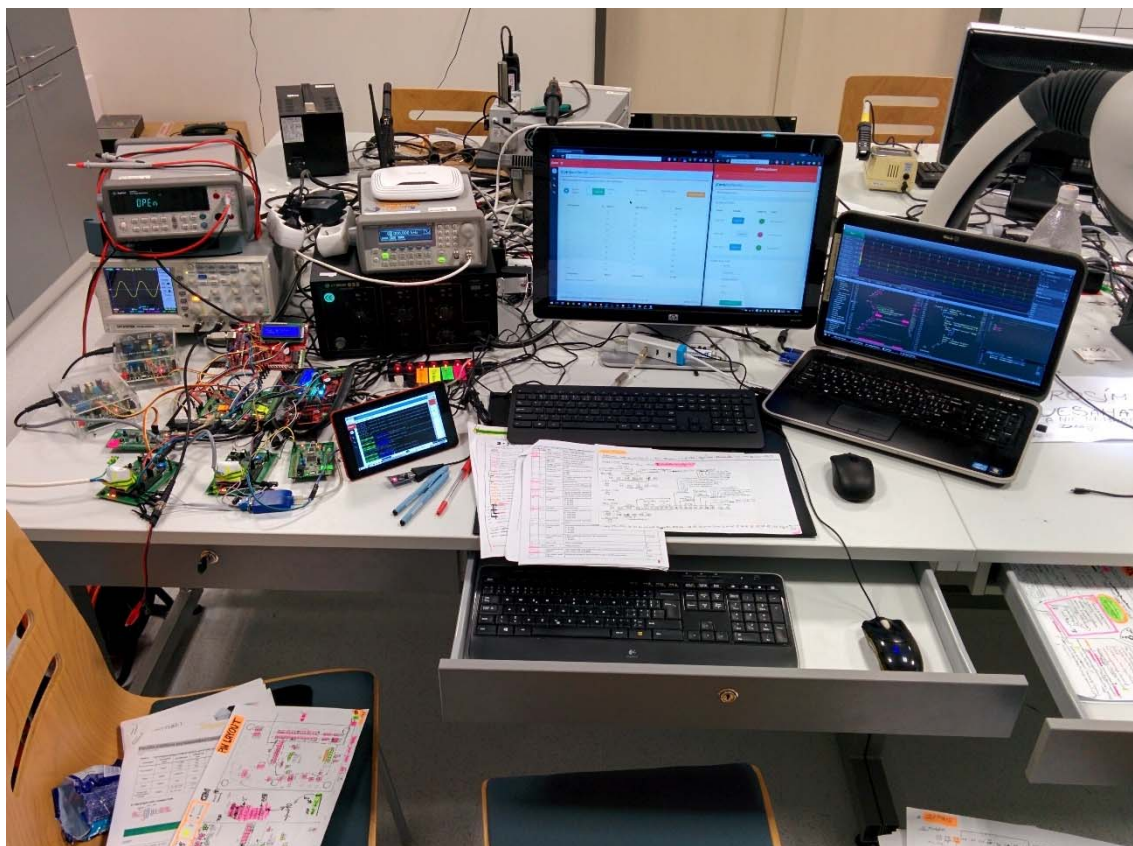
# A FOTODOKUMENTACE

## A.1 Vyrobená zařízení



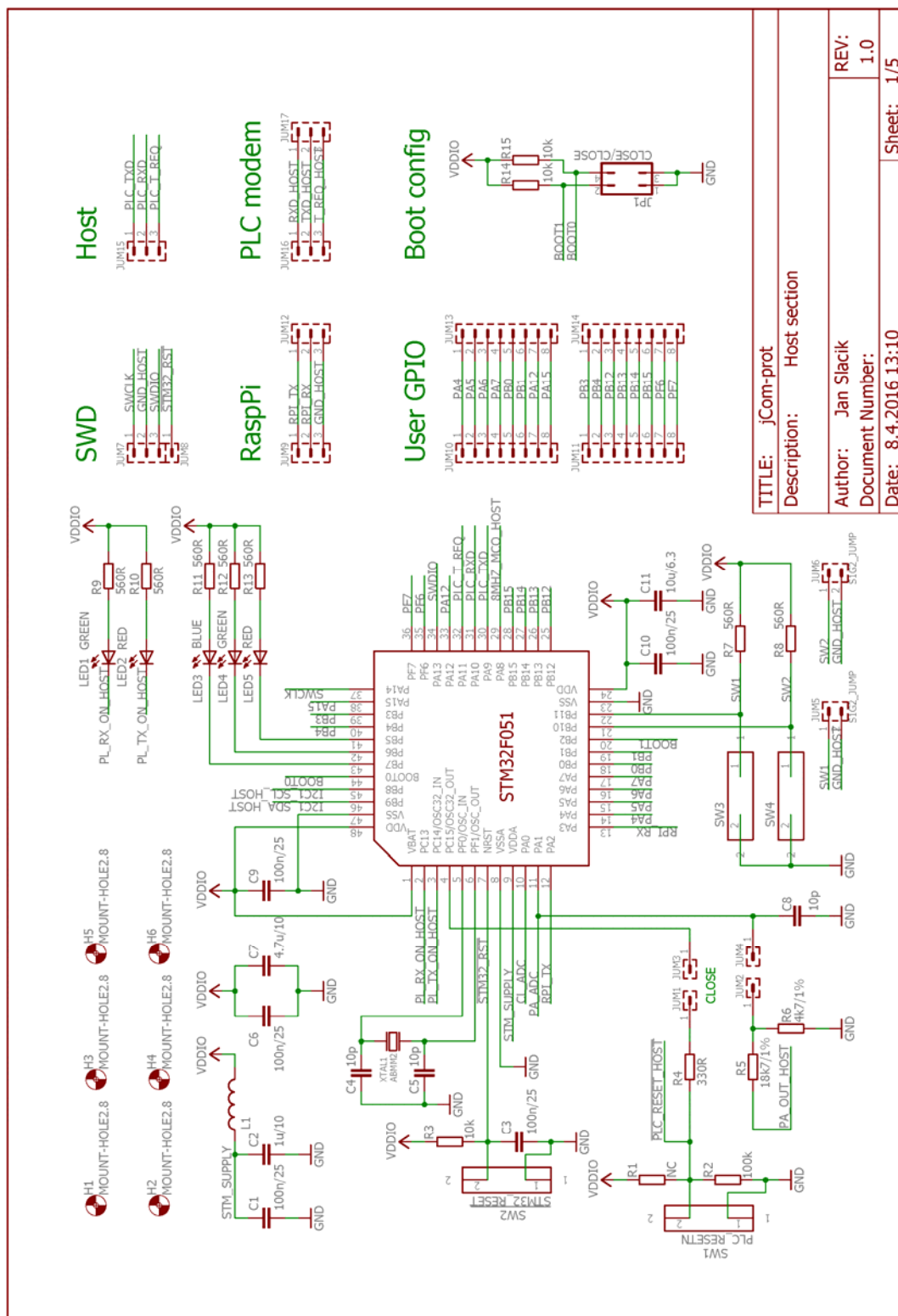


## A.2 Testovací zapojení

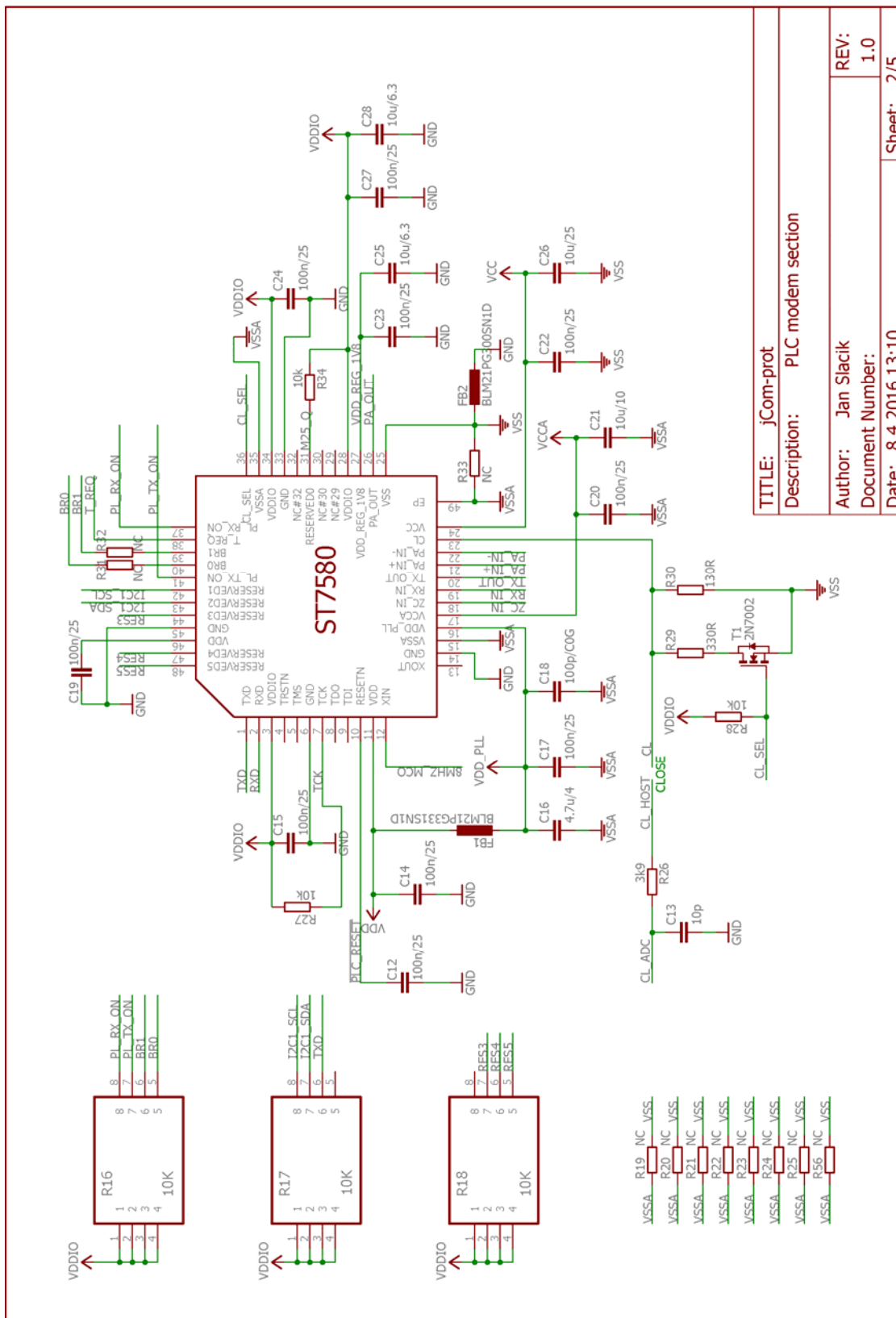


# B VÝROBNÍ PODKLADY

## B.1 Schéma MCU



## B.2 Schéma PLC modulu



TITLE: jCom-prot

Description: PLC modem section

Author: Jan Slacik

Document Number:

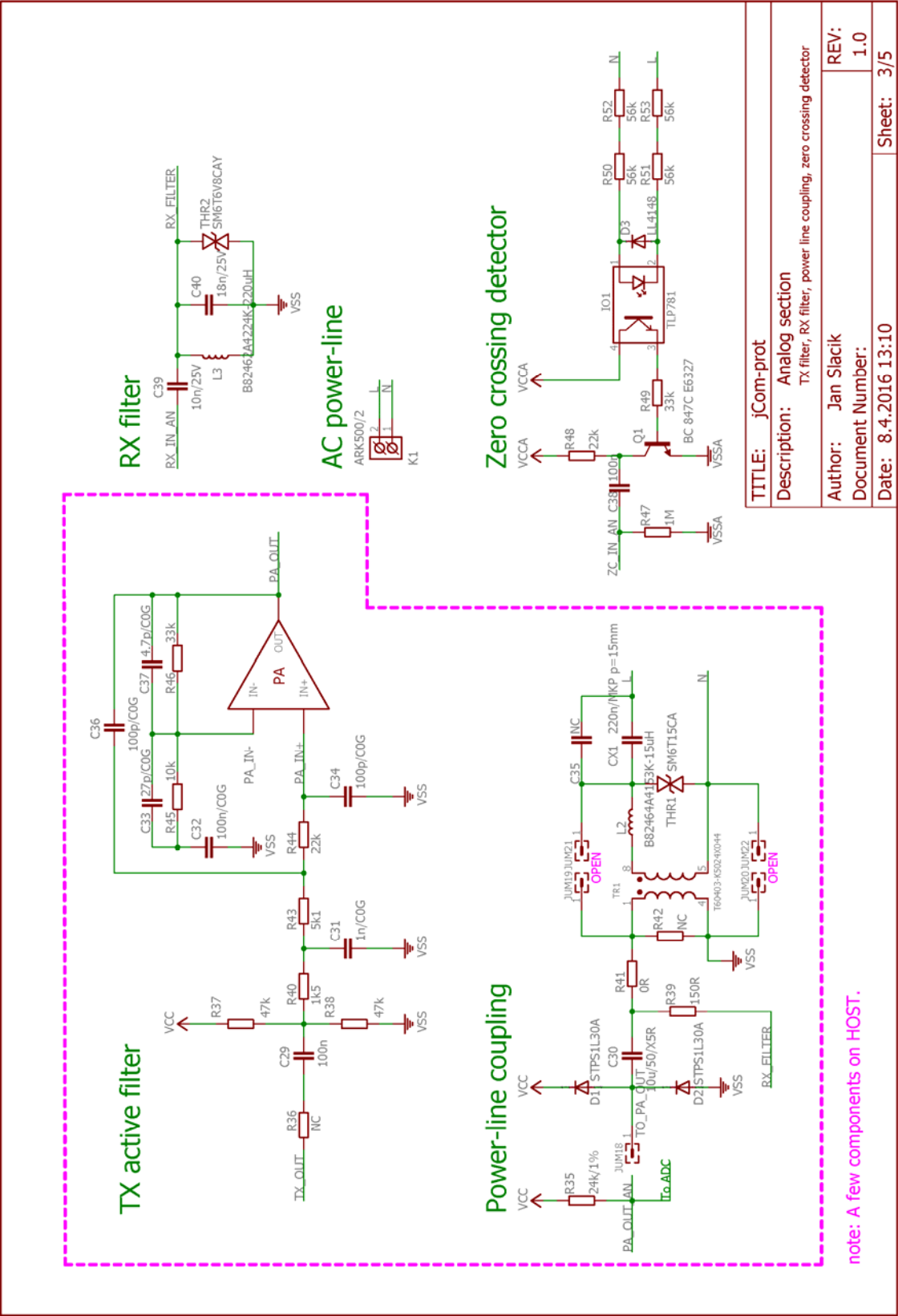
Date: 8.4.2016 13:10

REV:

1.0

Sheet: 2/5

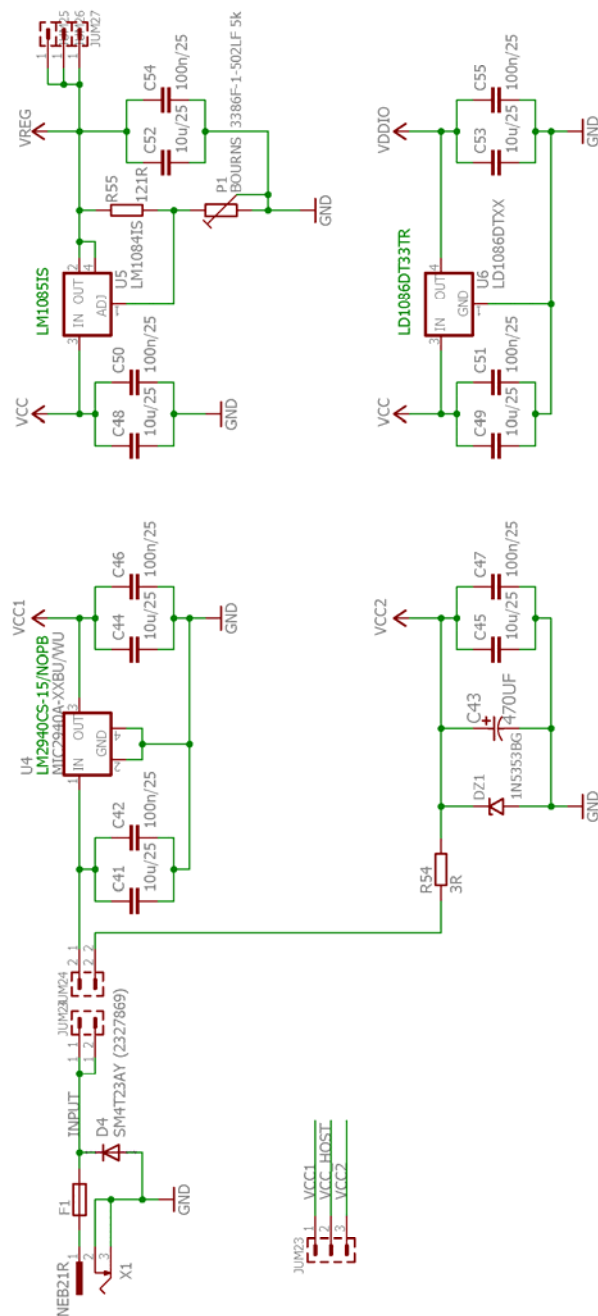
## B.3 Schéma analogové části



TITLE: jCom-prot	
Description: Analog section	
TX filter, RX filter, power line coupling, zero crossing detector	
Author: Jan Slacik	REV: 1.0
Document Number:	
Date: 8.4.2016 13:10	Sheet: 3/5

## B.4 Schéma napájecí části

## Power supply



TITLE: jCom-prot	
Description: Power supply section power supply (LDO/ZEN): 3.3V, 15V, 1.2V-15V	
Author: Jan Slacik	REV: 1.0
Document Number:	Sheet: 4/5
Date: 8.4.2016 13:10	

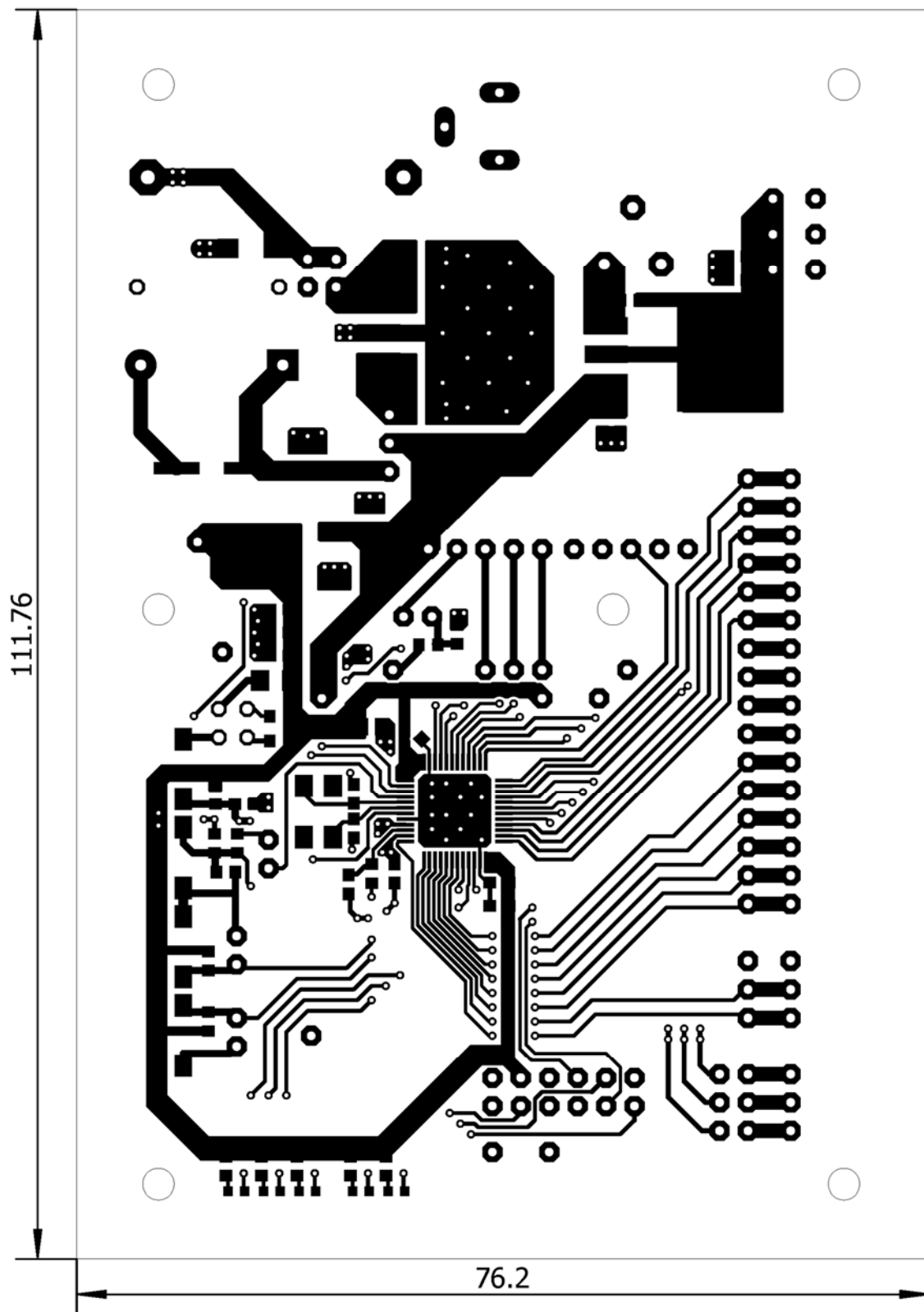


## B.5 Seznam konektorů

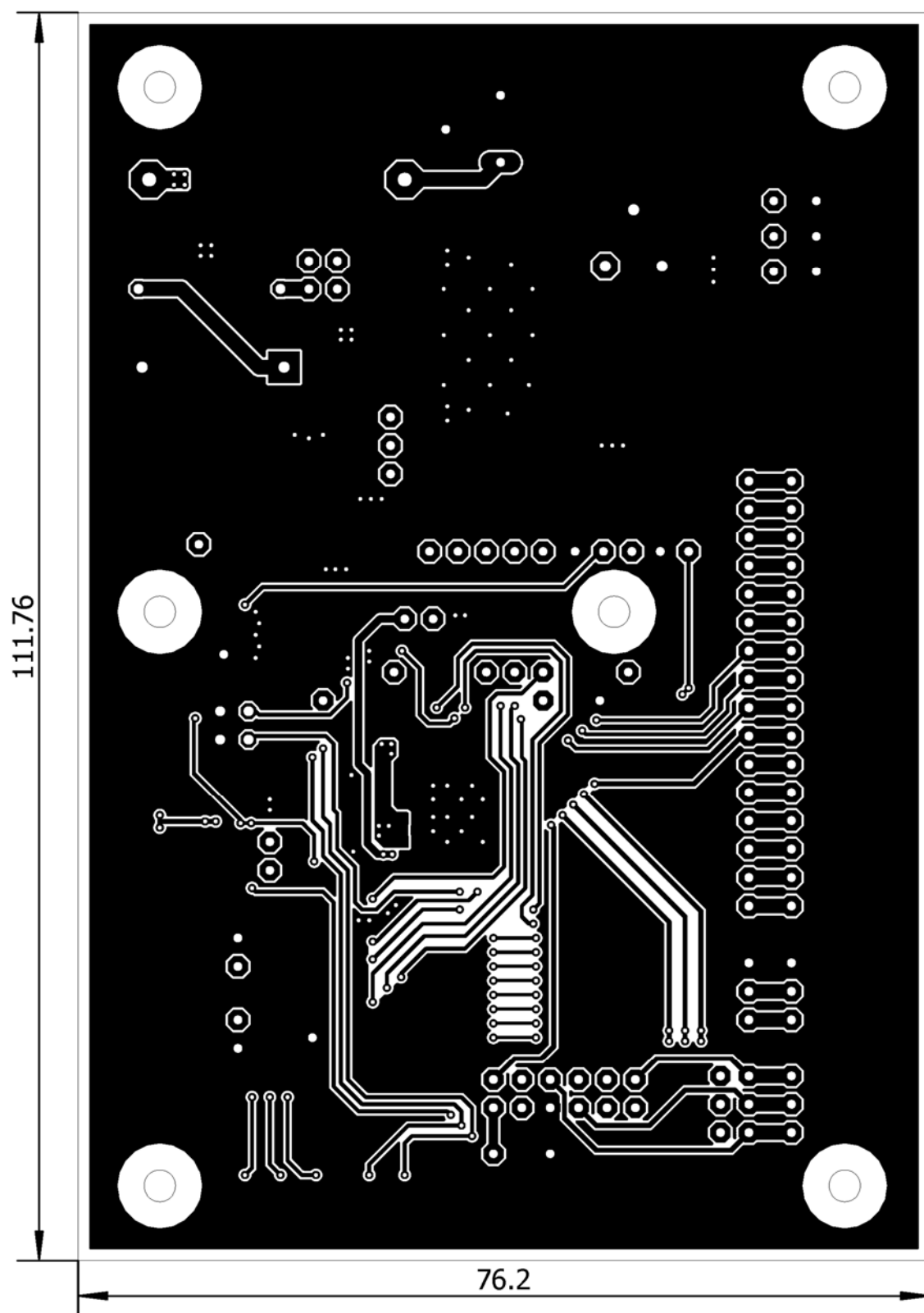
	Host board	PLC module	Analog board
CON0-PLC-to-ANALOG			
CON1-HOST-to-PLC			
CON2-HOST-to-PLC-to-ANALOG			
CON3-PLC-to-ANALOG			
CON4-HOST-to-PLC			



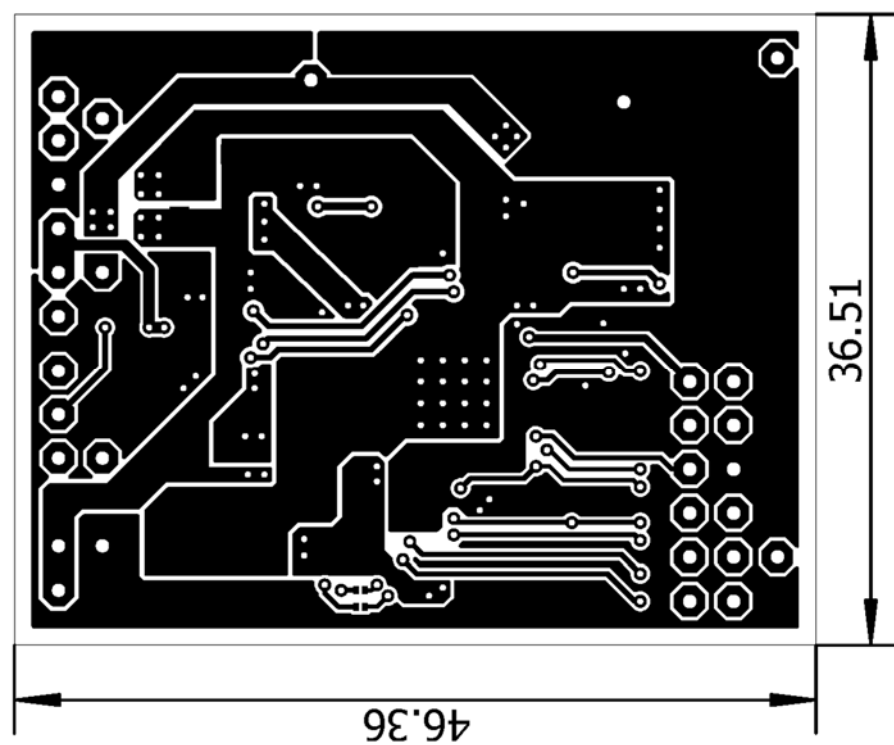
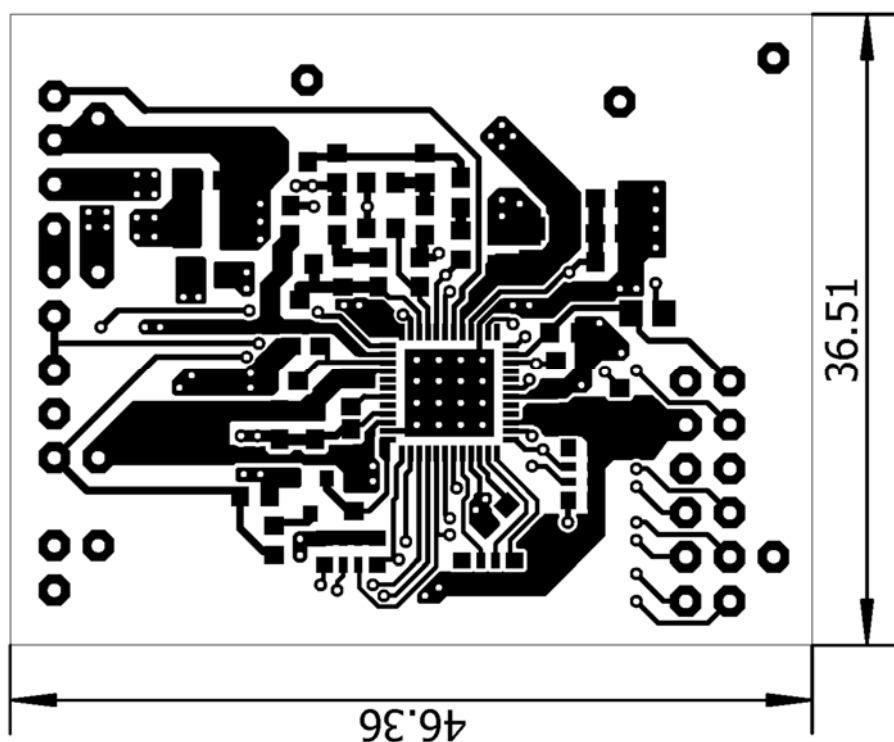
## C PLOŠNÉ SPOJE ZÁKLADNÍ DESKA – TOP



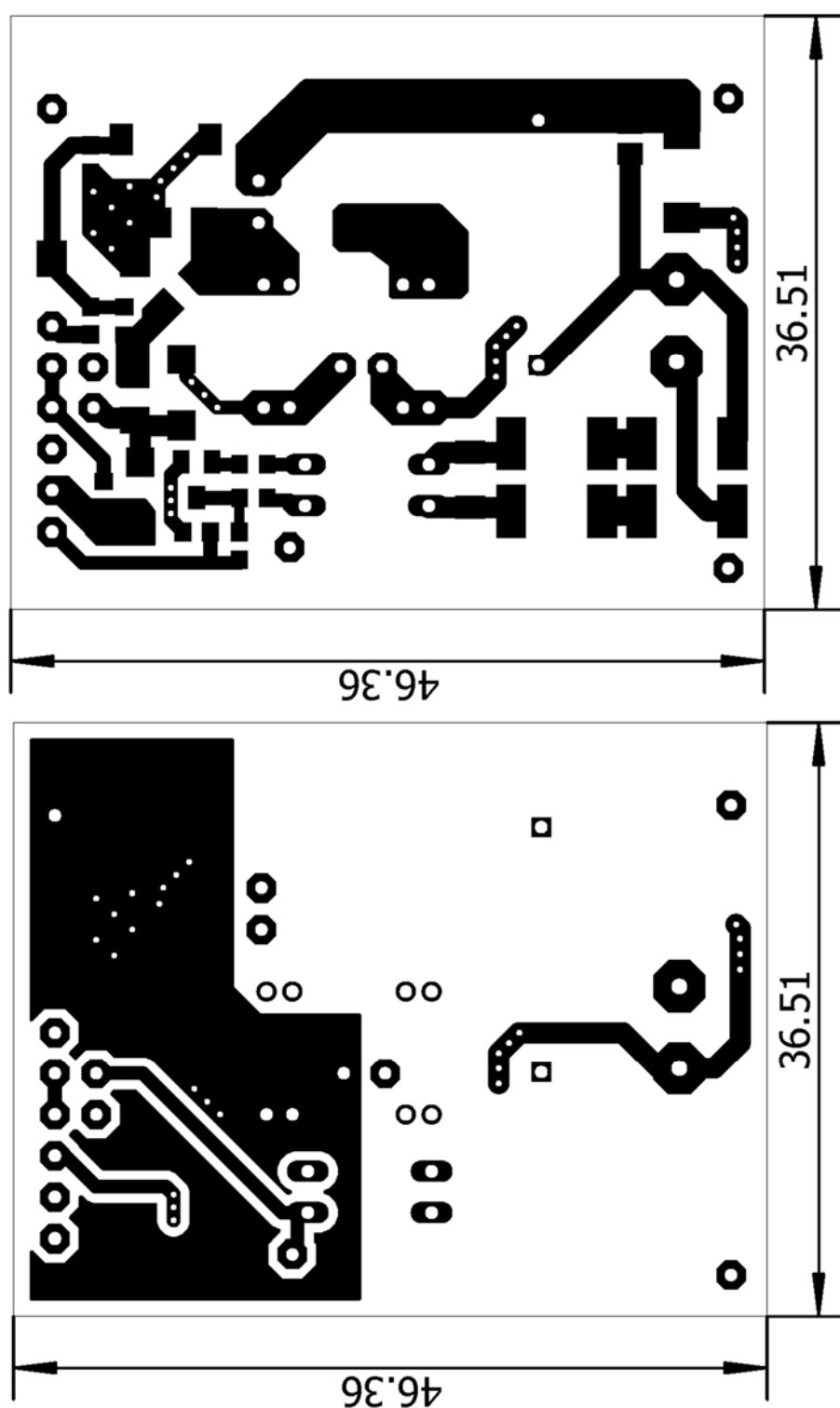
### C.1 Plošné spoje základní deska – BOTTOM



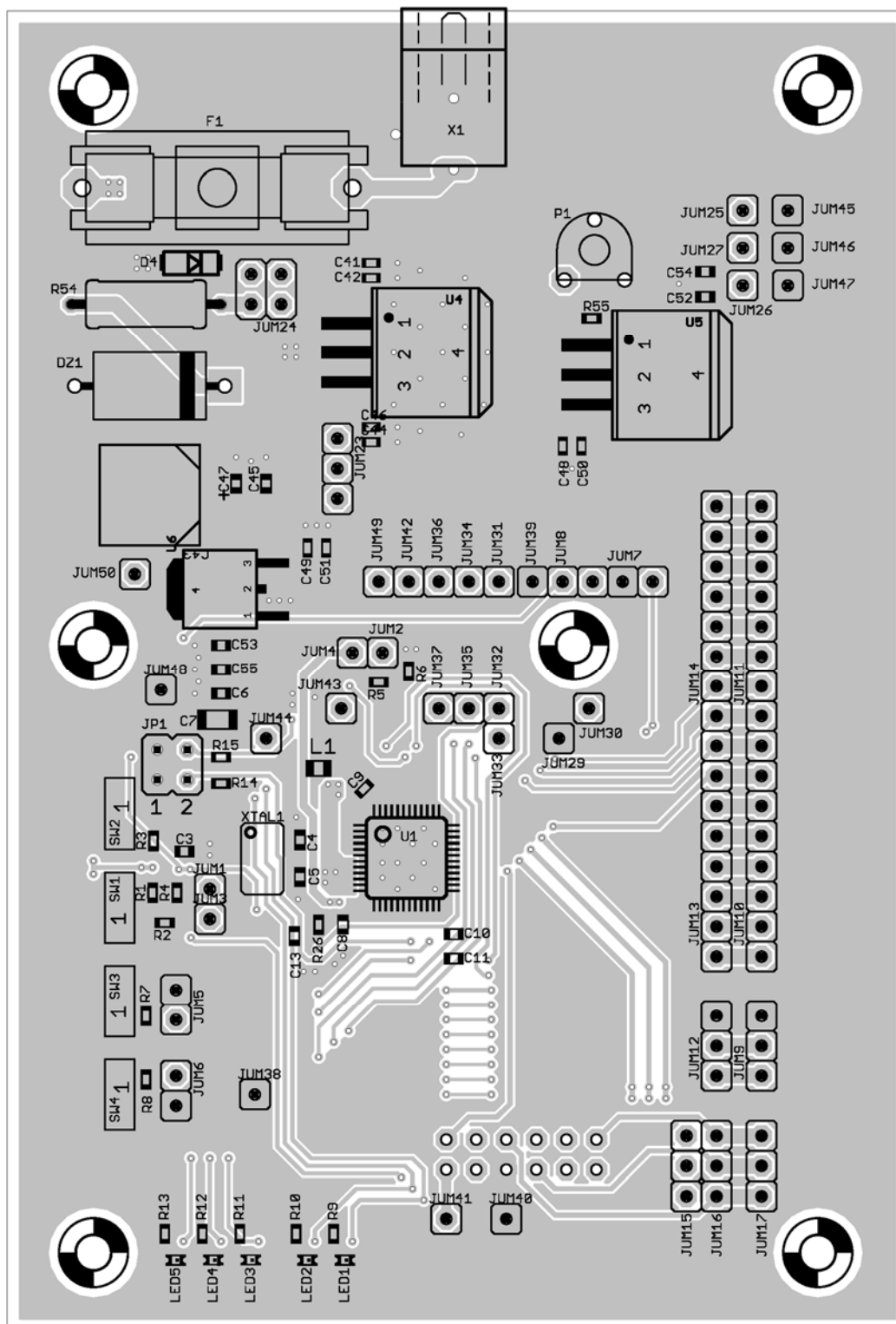
## C.2 Plošné spoje – PLC modul



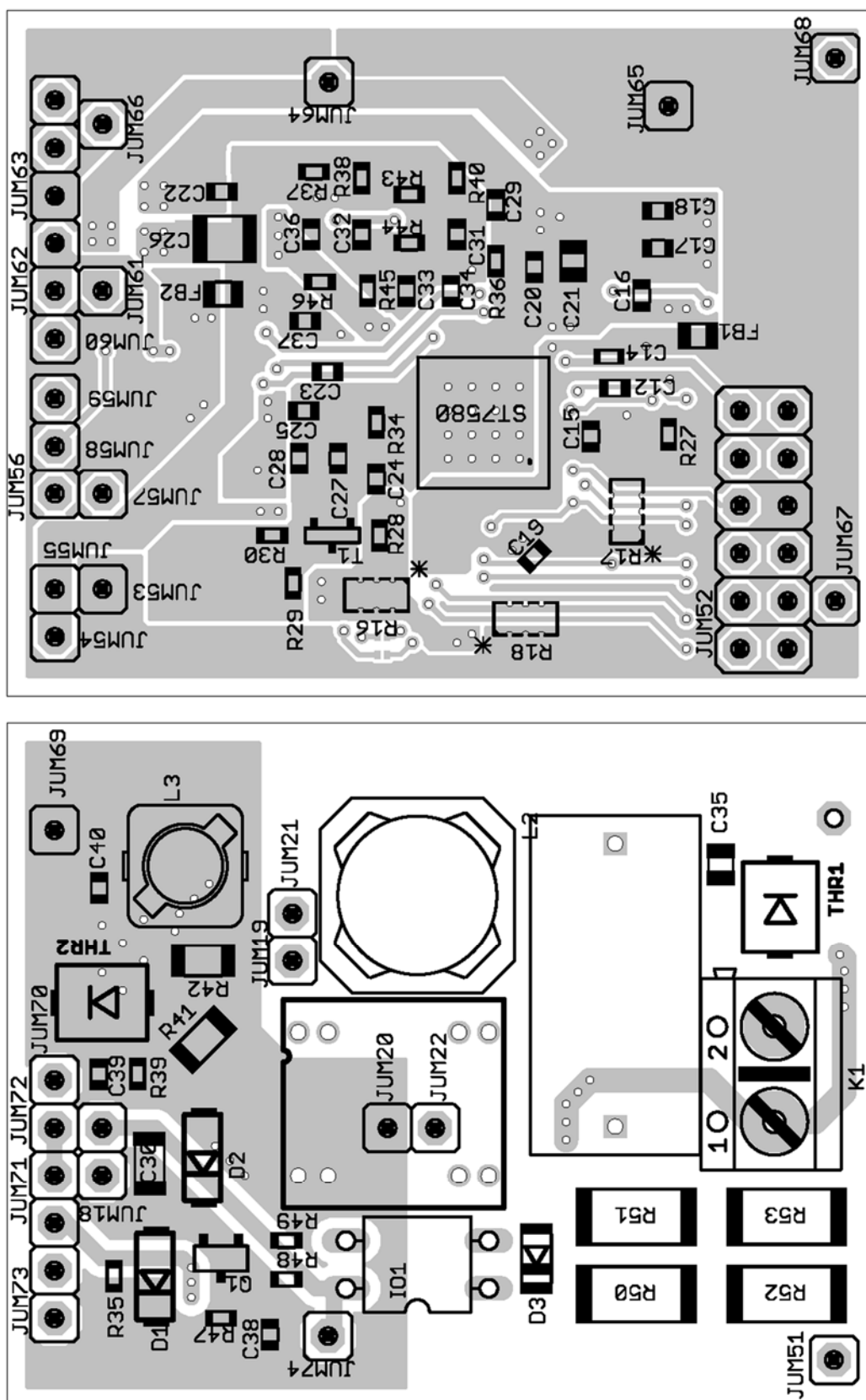
### C.3 Plošné spoje – analog modul



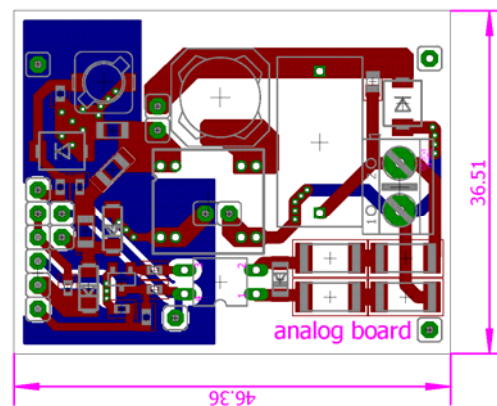
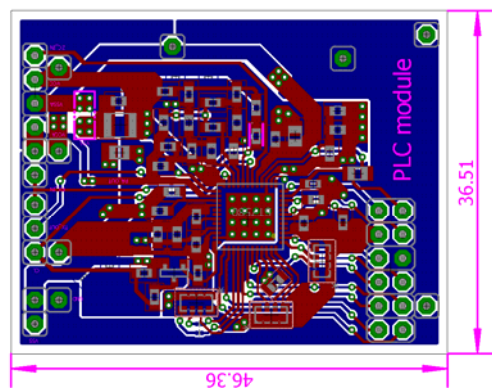
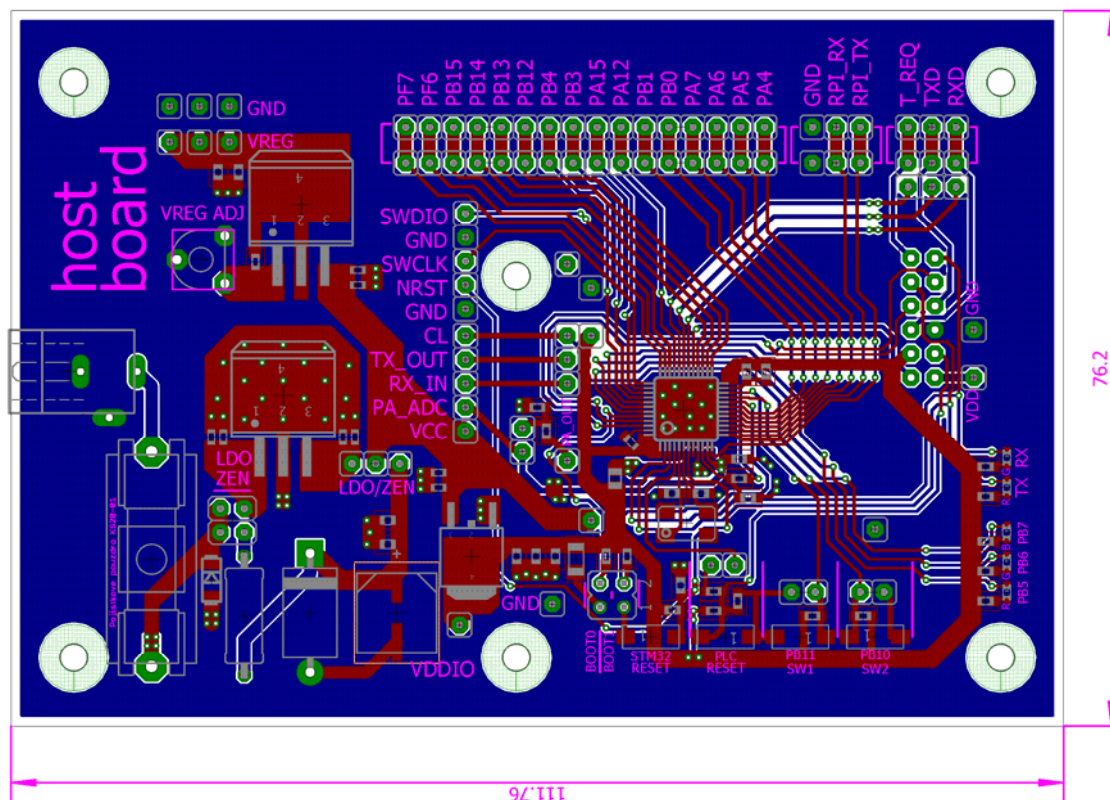
## D OSAZOVACÍ PLÁN – ZÁKLADNÍ DESKA



## D.1 Osazovací plán PLC modul, Analog modul



## D.2 Kompletní návrh DPS



1. mirror  
2. to host board

3. to PLC module

### D.3 Seznam součástek

Qty	Value	Package	Parts	Description
2		434123050816	SW3, SW4	WS-TRS-6x3.5 mm J-Bend SMD Tact Switch, 2 pins
1		FUSE_KS20	F1	Pojistkové pouzdro
1	6.8u	L0805	L1	INDUCTOR, American symbol
57		S1G1_JUM	JUM1, JUM2, JUM3, JUM4, JUM8, JUM18, JUM19, JUM20, JUM21, JUM22, JUM25, JUM26, JUM27, JUM29, JUM30, JUM31, JUM32, JUM33, JUM34, JUM35, JUM36, JUM37, JUM38, JUM39, JUM40, JUM41, JUM42, JUM43, JUM44, JUM45, JUM46, JUM47, JUM48, JUM49, JUM50, JUM51, JUM53, JUM54, JUM55, JUM56, JUM57, JUM58, JUM59, JUM60, JUM61, JUM62, JUM64, JUM65, JUM66, JUM67, JUM68, JUM69, JUM70, JUM71, JUM72, JUM74, JUM75	Radové konektory - koliky - 1x
6		S1G3_JUM	JUM7, JUM9, JUM12, JUM15, JUM16, JUM17	Radové konektory - koliky - 3x
4		S1G8_JUM	JUM10, JUM11, JUM13, JUM14	Radové konektory - koliky - 8x
1	!STM32_RESET	434123050816	SW2	WS-TRS-6x3.5 mm J-Bend SMD Tact Switch, 2 pins
1	0R	R1206	R41	RESISTOR, European symbol
1	100k	R0603	R2	RESISTOR, European symbol
2	100n	C0603	C29, C38	CAPACITOR, European symbol
16	100n/25	C0603	C1, C3, C6, C10, C12, C15, C17, C19, C20, C22,	CAPACITOR, European symbol



			C23, C24, C27, C47, C54, C55	
6	100n/25	C0603K	C9, C14, C42, C46, C50, C51	CAPACITOR, European symbol
1	100n/C0G	C0603	C32	CAPACITOR, European symbol
3	100p/C0G	C0603	C18, C34, C36	CAPACITOR, European symbol
3	10K	RESCAXE80P320X160X60-8N	R16, R17, R18	Chip Resistor Array
7	10k	R0603	R3, R14, R15, R27, R28, R34, R45	RESISTOR, European symbol
1	10n/25V	C0603	C39	CAPACITOR, European symbol
4	10p	C0603	C4, C5, C8, C13	CAPACITOR, European symbol
1	10u/10	C0805	C21	CAPACITOR, European symbol
3	10u/25	C0603	C45, C52, C53	CAPACITOR, European symbol
4	10u/25	C0603K	C41, C44, C48, C49	CAPACITOR, European symbol
1	10u/25	C1210	C26	CAPACITOR, European symbol
1	10u/50/X5R	C1206	C30	CAPACITOR, European symbol
3	10u/6.3	C0603	C11, C25, C28	CAPACITOR, European symbol
1	121R	R0603	R55	RESISTOR, European symbol
1	130R	R0603	R30	RESISTOR, European symbol
1	150R	R0603	R39	RESISTOR, European symbol
1	18k7/1%	R0603	R5	RESISTOR, European symbol
1	18n/25V	C0603	C40	CAPACITOR, European symbol
1	1M	R0603	R47	RESISTOR, European symbol
1	1N5353BG	DO201	DZ1	Zenerova dioda
1	1k5	R0603	R40	RESISTOR, European symbol
1	1n/C0G	C0603	C31	CAPACITOR, European symbol

1	1u/10	C0603	C2	CAPACITOR, European symbol
1	220n/ MKP p=15mm	X1	CX1	B32912A3224K000
2	22k	R0603	R44, R48	RESISTOR, European symbol
1	24k/1%	R0603	R35	RESISTOR, European symbol
1	27p/C0 G	C0603	C33	CAPACITOR, European symbol
1	2N7002	SOT-23	T1	MOS FET
2	33k	R0603	R46, R49	RESISTOR, European symbol
1	3R	0411/12	R54	RESISTOR, European symbol
1	3k9	R0603	R26	RESISTOR, European symbol
1	4.7p/C0 G	C0603	C37	CAPACITOR, European symbol
1	4.7u/4	C0603	C16	CAPACITOR, European symbol
1	470UF	CAPAE830X1050 N	C43	Aluminum Electrolytic Capacitors, Surface Mount Type
2	47k	R0603	R37, R38	RESISTOR, European symbol
1	4k7/1%	R0603	R6	RESISTOR, European symbol
7	560R	R0603	R7, R8, R9, R10, R11, R12, R13	RESISTOR, European symbol
4	56k	R2512	R50, R51, R52, R53	RESISTOR, European symbol
1	5k1	R0603	R43	RESISTOR, European symbol
1	ABMM 2	ABMM2	XTAL1	
1	ARK500 /2	ARK500/2	K1	Svorkovnice - roztec 5mm - dvojita
1	B82462 A4224K -220uH	SMT_6.0_6.0	L3	Epcos Inductor B82462A4224K
1	B82464 A4153K -15uH	SMT_10.4_10.4	L2	Epcos Inductor B82464A4153K

1	BC 847C E6327	SOT23	Q1	NPN Transistor
1	BLM21 PG300S N1D	L0805	FB2	INDUCTOR, European symbol
1	BLM21 PG331S N1D	L0805	FB1	INDUCTOR, European symbol
1	BLUE	CHIPLED_0603	I.03	LED
1	BOURN S 3386F- 1-502LF 5k	PT6V	P1	Trimr
1	CLOSE/ CLOSE	JP2Q	JP1	JUMPER
2	GREEN	CHIPLED_0603	LED1, LED4	LED
1	LD1086 DT33TR	DPAK	U6	LDO Regulator
1	LL4148	SOD80C	D3	DIODE
1	LM108 5IS- ADJ/NO PB	TO263	U5	VOLTAGE REGULATOR
1	LM294 OCS- 15/NOP B	TO263	U4	LDO REGULATOR
6	MOUN T- HOLE2. 8	3	H1, H2, H3, H4, H5, H6	MOUNTING HOLE with drill center marker
1	NC	C0805	C35	CAPACITOR, European symbol
2	NC	R0201	R31, R32	RESISTOR, European symbol
11	NC	R0603	R1, R19, R20, R21, R22, R23, R24, R25, R33, R36, R56	RESISTOR, European symbol
1	NC	R1206	R42	RESISTOR, European symbol
1	NEB21 R	NEB21R	X1	Netzgeräte- Einbaukupplung abgewinkelte Ausführung mit Öffner

1	PLC_RE SETN	434123050816	SW1	WS-TRS-6x3.5 mm J- Bend SMD Tact Switch, 2 pins
2	RED	CHIPLED_0603	LED2, LED5	LED
2	S1G2_J UMP	S1G2_JUM	JUM5, JUM6	Radove konektory - koliky - 2x
1	S1G3_J UMP	S1G3_JUM	JUM23	Radove konektory - koliky - 3x
2	S1G4_J UMP	S1G4_JUM	x	Radove konektory - koliky - 4x
1	S2G2_J UMP	S2G2_JUM	JUM24	Radove konektory - koliky - dvojite - 2x2
2	S2G6_J UMP	S2G6_JUM	JUM28, JUM52	Radove konektory - koliky - dvojite - 2x6
1	SM4T2 3AY (23278 69)	DO214AC	D4	DIODE
1	SM6T1 5CA	DO214AA	THR1	TVS-THYRISTOR
1	SM6T6 V8CAY	DO214AA	THR2	TVS-THYRISTOR
1	ST7580	VFQFPN48	U2	
1	STM32 F051	LQFP48	U1	
2	STPS1L 30A	DO214AC	D1, D2	DIODE
1	T60403 - K5024X 044	PLC_TRANSFOR MER_2	TR1	
1	TLP781	DIL4	IO1	Optoclen
2	330R	R0603	R4, R29	RESISTOR, European symbol
1	4.7u/10	C3216	C7	CAPACITOR, European symbol